

# 임베디드 기술

칩내장형 임베디드 패키지의 제품 제조 및 신뢰성 이슈

| 이호수, 동향정보분석팀



미래선도기술 이슈분석보고서는 혁신형 중소기업 정보분석 지원사업의 일환으로 작성된 보고서로서, 유망 기술에 대한 이슈분석을 통해 국내 기업들이 자사에 적합한 사업아이템 발굴 기회를 극대화 하는데 목적이 있다. 이슈 분석 대상은 글로벌 동향 브리핑(GTB) 사업에서 축적한 약 10년간의 글로벌 모니터링 정보를 키워드 빈도분석 후 수요 조사를 통해 정하였다. 또한 국내외 연구개발동향, 산업동향 및 기술/실용화/과급효과 등의 측면에서의 이슈제기 및 분석을 해당분야 전문가와 공동으로 수행함으로써 수요자 중심의 보고서가 되도록 노력하였다.

## 2006 미래선도기술 이슈분석보고서

• 나노셀룰로오즈 보강 복합재료	• 광촉매 박막제조기술
• 차세대 하드디스크 HAMR	• 산업용 무선 필드버스
• 멀티페로익스(Multiferroics)	• P2P 네트워크
• 탄소나노튜브	• 센서네트워크 기술
• 휴대용 연료전지	• 온라인 게임
• 칩내장형 임베디드 기술	• 임베디드 기술
• 유전자 치료	• 심진 부동산소수점 연산기
• 열화학적 복합전환 공정	• 게임산업
• 자기 냉장고	• 나노소재를 이용한 전자소자
• 유기 반도체 태양전지	• 유기반도체(Organic Semiconductors)
• 충전기기용 나노절연재료	• 공기오염센서
• 무선 통신망간의 간섭	• 위성항법시스템 시험장(GATE)
• 이동통신-무선랜 통합망의 보안	• 위성항법시스템 소프트웨어 수신기
• 해외선진국 반도체장비 기술동향	• 광촉매의 성능 및 응용 기술 현황
• 동유럽의 VoIP 사업현황	• 해외 선진국의 DMB/DAB 기술동향
• 지능형 자동차에 사용되는 텔레매틱스 기술동향	• 신약개발을 위한 RNAi 제품 현황
• 주요 선진국의 냉동·공조 기술 현황	• 해외 선진국의 위성항법 시스템 기술 동향
• 영상진단기기 및 초음파영상진단기기 제품 현황	• 최근의 게임시장 동향
• 해외 주요국의 디지털 전자제품 동향	• 해외 주요국의 디지털 전자제품 동향

# Contents

1	<b>서론</b>	칩내장형 임베디드 패키지 기술 소개 및 산업 개요	05
		기술/산업의 종류 및 특성	09
		이슈분석의 필요성	11
2	<b>본론</b>	국내외 산업동향	14
		국내외 연구개발동향	17
3	<b>이슈분석</b>	칩내장형 임베디드 패키지의 제조공정/신뢰성 이슈분석	20
		실용화/산업화를 위한 칩내장형 임베디드 패키지 제품의 고신뢰성화 해결 방안	25
		IT전기전자정보산업에 미치는 경제적 파급효과	29
	<b>참고 문헌</b>		30

# 서론

## 1

| 칩내장형 임베디드 패키지 기술 소개  
및 산업 개요

| 기술/산업의 종류 및 특성

| 이슈분석의 필요성

# 1 서론

## 1 칩내장형 임베디드 패키지 기술 소개 및 산업 개요

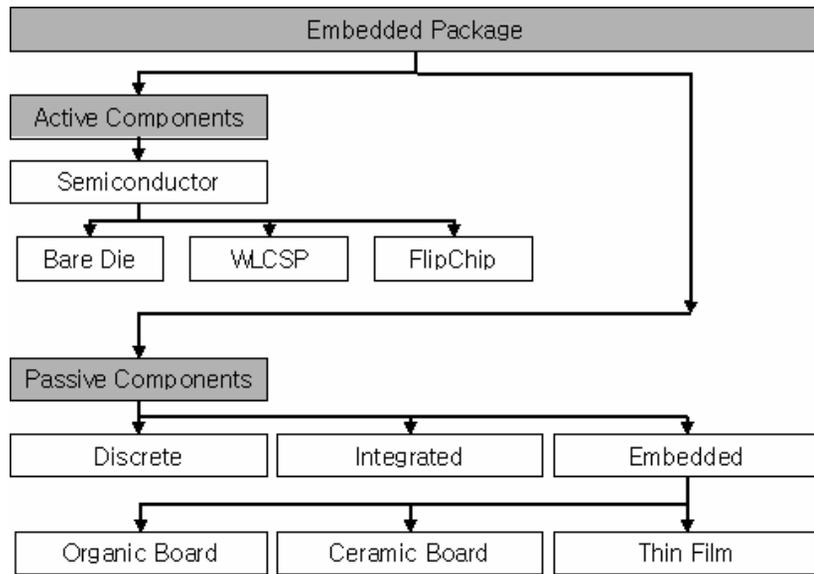
- 최근의 IT전기전자정보 제품의 주된 개발동향은 무선화, 고용량화, 디자인화로써 이에 따른 소형화, 경량화, 저가화, 보안화, 고기능화 등의 필요기술이 대두되고 있음[1-5].
- 특히 IT전기전자정보통신 제품의 각기 다른 부품들을 내부적으로 모듈화하여 소형화하거나, 실장밀도를 증대시키기 위하여 수동소자 및 능동소자들을 인쇄회로기판(Printed Circuit Board, PCB)에 내장시키는 임베디드 패키지(embedded package)기술이 최근 연구되고 있음[6-7].
- 칩내장형 임베디드 패키지(Chip Embedded Package)는 인쇄회로기판(Printed Circuit Board, PCB)에 탑재되는 전자부품 중 수동소자(Passive Component), 능동소자(Active Component) 또는 기타 소자를 인쇄회로기판 내부 층에 내장시킨 제품의 총칭임.
- 칩내장형 임베디드 패키지는 내장되는 소자의 종류 및 사용 재질 등에 따라 구분되며, 기존의 인쇄회로기판보다 기판면적의 축소, 원가절감, 전기적 특성의 우수성 등 많은 장점을 가지고 있으므로 소비자의 욕구를 충족시키기 위한 다양한 방법들이 구체적으로 연구되고 실행되고 있음.
- 표1 에는 전자패키지 부품구분, 종류 및 응용제품에 관하여 간략히 나타내었음.

[표 1] 전자패키지 부품구분, 종류 및 응용제품

구분	종류	Application
능동부품	반도체 소자, 직접회로 IC	통신용 SIP 모듈, POP PKG
수동부품	Resistor, Capacitor, MLCC	통신용SIP 모듈
기능부품	자기헤드, 자기테이프, 스피커, 진동모터	전기전자제품
기구부품	스위치, 릴레이	전기전자제품
기타부품	기타 전자 부품들	전기전자제품

자료출처: Samsung

[그림 1] 임베디드 패키지의 구성부품 분류

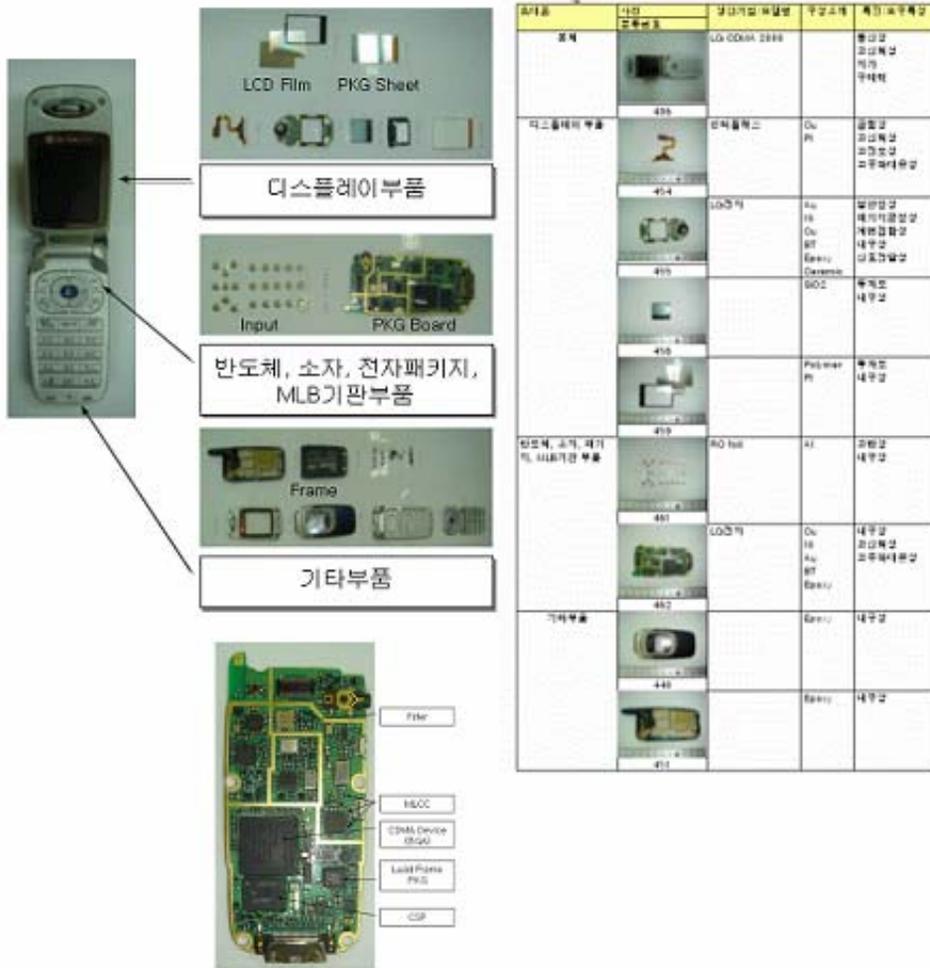


자료출처: 전자정보센터

[표 2] 임베디드 패키지의 용어정리

기술	설명
Embedded Package	인쇄회로기판(Printed Circuit Board, PCB)에 탑재되는 전자부품 중 수동소자(Passive Component), 능동소자(Active Component) 또는 기타 소자를 인쇄회로기판 내부 층에 내장시킨 제품
Active Components	인가전압에 의하여 능동하는 부품(IC) 증폭 및 I/O 게인 역할 수행
Passive Components	인가전압에 의하여 수동하는 부품(저항, 축전기, 인덕터 등) 전류전달 및 제어 역할 수행 에너지저장/손실, 스위칭 노이즈 억제, 필터링, 튜닝, 피드백 등
Discrete	Capacitor, resistor, conductor와 같은 개별적인 하나의 수동소자로 리드실장 또는 표면실장됨
Integrated	각각 다른 기능을 하는 부품들의 집합체

자료출처: 전자정보센터



- 다양한 능동소자 및 수동소자들이 휴대폰, 디스플레이, TV, 네트워크 보드 등에 응용되며 그림2는 실례로 국내 L사에 '05년도에 출시된 휴대폰을 분석하였음.
- 기존 SMT(surface mounting tech.)공정으로 제조된 부품들이 향후 내장형 실장 될 것으로 예상되므로 본 분석에 의하여 최종 제품에 사용되는 대표적인 소자들을 분석하여 비교 데이터로 제시하고자 함.
- 표3에는 휴대폰과 개인컴퓨터에 삽입되는 소자들의 사용현황을 나타내었으며, 휴대폰의 경우가 능동소자와 수동소자의 비가 가장 높았으며 고가의 제품출시가 가능하므로 임베디드 패키지와 같은 고부가 기술의 적용이 가능할 것으로 기대됨[9].

[표 3] 휴대폰과 개인컴퓨터 제품의 소자 사용 현황

제품	Active Components	Passive Components	Total Components	Passive/Active
Notebook	53	820	900	6:1
Desktop	182	1066	1285	15:1
Mobile	15	322	380	21:1

자료 출처: 전자정보센터

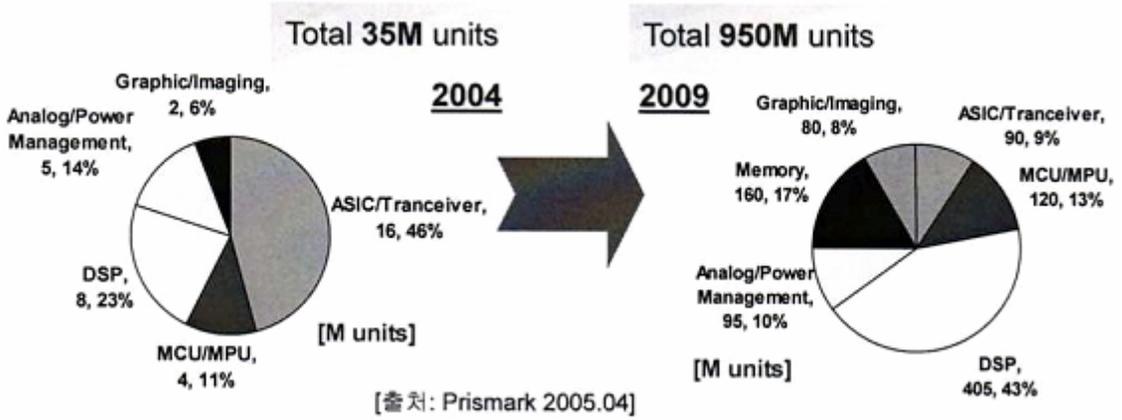
# 1 서론

## | 기술/산업의 종류 및 특성



[그림 3] 임베디드 리지스터를 사용한 모토롤라 V.66

- 임베디드 패키지는 수동부품 내장(Embedded Passive)과 능동부품 내장(Embedded Active)로 구분할 수 있음. 임베디드 패시브는 각 수동 소자 별로 임베디드 레지스터(embedded resistor), 임베디드 캐피시터(embedded capacitor), 임베디드 인덕터(embedded inductor)가 있으며 사용하는 자재에 따라 PTFR(Polymer Thick Film Resistor), Thin Film resistor(도금 및 에칭) 그리고 수동 칩(ex.MLCC) 내장방식으로 구분됨.
- 임베디드 액티브의 경우에는 현재 IC 칩 임베딩 기술이 대표적인 예임.
- IC 칩 임베딩 기술에는 메모리 IC, CPU IC, 통신용IC등의 내장기술이 있으며 좀 더 구체적으로 살펴보면, 캐피시터의 경우 고주파 대역의 네트워크 보드에서는 이미 오래 전부터 임베디드 캐피시터가 사용되어 양산화되었고, 임베디드 리지스터의 경우는 그림3에 나타난 바와 같이 1999년에 발표한 모토롤라의 V.66 핸드폰에 처음으로 적용되어 진 것으로 알려져 있음[8].
- 모토롤라에서는 1990년대부터 자사 모델에 임베디드 소자를 채택한 인쇄회로기판을 이용하여 생산해 왔으며, 현재도 꾸준히 임베디드 패키지를 개발하고 있는 대표적인 기업 중 하나임.
- 2004년도 임베디드 패키지 제품의 시장규모는 그림4와 같이 약 2억 US\$로 핸드폰이 28.6%, 산업 군수용이 64.3%의 점유율을 나타내고 있음.
- 2006년도 이후 급격히 시장규모가 증가하여 2010년도에는 약 2조원 이상을 예상하고 있음. 구체적으로 IC칩이 내장될 수 있는 대체 시장을 보면, FCCSP(Flip Chip Chip Scaled Package)를 들 수 있는데, 그림4와 같이 2004년도 3천5백만개에서 2009년도 9억5천만개로 약 27배 가량 증가할 것으로 기대 됨. 이는 곧 FCCSP를 IC칩 임베디드 패키지형태로 대체될 수 있을 것으로 판단됨.



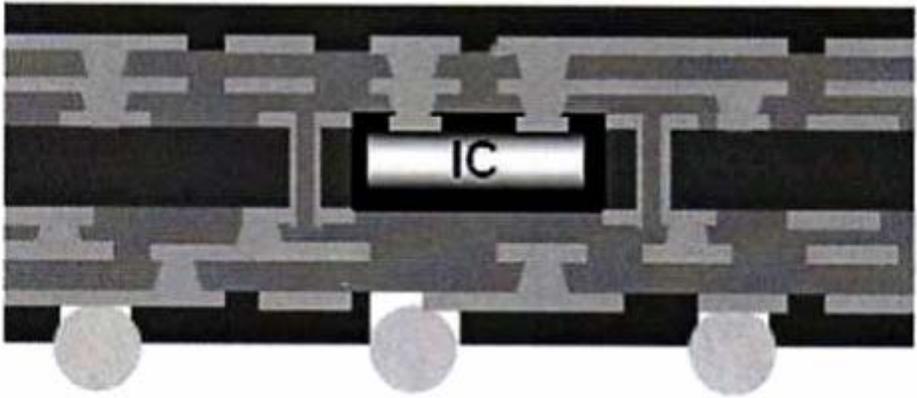
[그림 4] 임베디드 패키지 시장현황 및 전망

(자료출처: Prismark 2005)

# 1 서론

## | 이슈 분석의 필요성

- 그림5에는 임베디드 IC 및 임베디드 패키지 형상을 나타내었음.
- 칩내장형 임베디드 패키지는 기존의 IC가 인쇄회로기판 위에 실장 되는 것과는 다르게 인쇄회로기판 내부에 IC가 끼워지는 형상을 나타냄.
- 임베디드 IC의 경우 패키지 설계자유도를 높일 수 있는 장점 때문에 전자패키지업체는 물론이고 세트업체에서도 관심이 깊어가면서, 많은 연구가 이루어 지는 상태임.
- 액티브소자인 칩을 내장할 때 얻어지는 장점은 하기와 같이 나열할 수 있음.  
제한된 인쇄회로기판에 보다 많고 다양한 핵심기능을 넣을 수 있음. 기존의 인쇄회로기판위에 SMT(surface mounting technology)실장를 하던 IC 등을 인쇄회로기판 안에 임베딩 함으로써 여분의 실장공간이 생성될 수 있으며 이 부분을 활용하여 더 많은 기능을 넣을 수 있음.
- 임베디드 IC 응용제품의 경우 기존의 응용제품보다 박형화가 가능함. 추가되는 액티브 소자 없이 기존의 액티스 부품을 인쇄회로기판 안에 임베딩 함으로써 기존의 기능은 동일하면서 표면 실장시 소모될 수 밖에 없었던 공간을 절약할 수 있으며 솔더 볼(solder ball), 솔더 범프(solder bump) 등의 사용이 필요 없으므로 공정이 혁신적으로 단순화 될 수 있음.
- 부품간 인터커넥션(interconnection)이 짧아지므로 신호 노이즈 등에 대해 기존의 제품보다 높은 신뢰성을 보임.
- 그러나 이와는 다르게 해결 해야 할 단점도 가지고 있음. IC칩에서 발생하는 열로 인하여 인쇄회로기판의 워피지(warpage), 인쇄회로기판 구성소재의 유리전이온도(Tg)이상의 사용온도, 구성부품간 인터커넥션 불량 등의 문제점이 있음.
- 적층(lamination)공정의 추가, IC칩과 인쇄회로기판의 정배열(alignment)문제, 수율 등의 복잡한 제조 공정 및 제조 단가 상승의 문제점이 있음.  
이종재료사용으로 인한 인터커넥션 부분의 신뢰성 확보가 어려움.
- 따라서 이러한 문제점의 근접한 해결방안을 제시하기 위하여 본 보고서에서는 국내외 산업동향, 연구개발동향, 특허기술분석, 이슈분석 등을 수행하고자 함.



[그림 5] 임베디드 IC 및 임베디드 패키지 형상

자료 출처: Samsung

---

## 본론

---

- 2 | 국내외 산업동향
- 2 | 국내외 연구개발동향

## 2 본론

### | 국내외 산업동향

Year	2000	2003	2006	2009	2012	2015
<b>Mobile</b>	1G(analog)	2G(digital)	3G(moving picture)	4G('10, superhighway)	Embedded/Wearable	
<b>CPU</b>	Celeron/2.1GHz	Pentium/2.4GHz	Dual Core/3.2GHz	NA/4GHz	NA/8GHz	NA/10GHz ↑
<b>Flash</b>	MCP(2chip) TFBGA Smart Media 16, 32, 64, 128 MB USB	MCP(4 chip) VIP Smart Media 256 MB CFC 1GB MMC 256 MB	LDP & OSP SIP Smart Media 1GB MMC 1GB	Hybrid Stack CSP Water Stack FC 4GB MMC 2GB MMC 4GB Optical	FC-CSP Embedded Package MMC 10GB	Nano-Ritch FC-CSP Embedded Type MMC 20GB
	uBGA DDR1G	WBG A DDR1G25	BOC	Flip-Chip	NW3G ↑	
<b>Non Memory</b>	BGA/CSP	Flip-Chip BGA	SIP	FC-CSP WLP	SOC	Nano-Ritch Type
<b>Others</b>	SBGA	CBGA		Power Module using SMT	Hybrid Applications	

[그림 6] 마이크로전자패키지의 제품로드맵

자료 출처: Samsung

#### 가. 마이크로전자패키지 기술의 국내외 산업동향 및 전망

- 마이크로전자패키지 기술의 국내외 산업동향 및 전망은 제품의 극박화, 경량화 및 고용량화로 대표될 수 있음.
- 특히 국내 S기업에서 제시한 제품로드맵을 보면 칩내장형 임베디드 패키지는 2007~2008년에 상용화를 목표로 하고 있으며 현재 관련 제조공정의 안정화, 고수율화 및 고신뢰성화를 위해서 연구되고 있음.
- 극심한 기술경쟁과 빠른 기술주기를 특징으로 하는 전자·정보통신 산업분야에서의 국제경쟁은 포괄적 기술보유 여부에 기초한 빈익빈 부익부 현상이 심화되고 있음.
- 모바일제품 개발주기 6개월, 반도체 칩 개발주기는 12개월, 반도체 패키지 개발주기는 6개월 및 핵심원소재 개발주기는 12개월이상으로 관련기반기술의 조기개발이 시급한 실정이며 시장선점형 기술개발이 필요.

Year	2000	2003	2006	2009	2012	2015		
Suppliers ( ) : IT Components	<b>Wafer</b>							
		4N/81-6"	6N/81-8"	6N/81-12"	6N/81-14"	6N/81-18"	5N/C-8"	
	<b>Target</b>	<b>Adv. Display</b>	4N (1100mm × 1450mm)	4N (1600mm × 1850mm)	6N/07 SS LCD (1950mm × 2250mm)	6N (2160mm × 2400mm)	6N (2400mm × 2700mm)	6N (2700mm × 3000mm)
		<b>Semiconductor</b>	5N/6"	5N/81-8"	5N/81-12"	6N/81-14"	6N/81-18"	
	<b>Solder Ball</b>							
	SnPb/500pitch	No development of SnPb by environmental agreement						
	SnCu, SnAg, SnAgCu/500pitch	300pitch	250pitch	150pitch	100pitch ↓			
	SnBi, SnIn, etc./500pitch	300pitch	250pitch	150pitch	100pitch ↓			
<b>Wire</b>								
	Au wire/1ml(25um)	Au wire/0.5ml(12.5um)		Au wire/0.3ml(7.5um) ↓				
	Cu wire/1.2ml(30um)	Cu wire/1ml(25um)		Cu wire/0.5ml(12.5um) ↓				
<b>CCL</b>								
	Wet Process: 12um(t)	5um	3um	1um	1um ↓			
			Dry Process: 0.5um	1um	2um			

[그림 7] 마이크로전자패키지의 기술로드맵

자료 출처: Samsung

나. 칩내장형 임베디드 패키지 기술의 국내외 산업동향 및 전망

- 국내 주요 인쇄회로기판업체들이 향후 5~10년 미래 PCB 시장을 선도할 차차세대 기판을 연구개발하고 있음.
- 이처럼 업계가 미래전략 제품 개발에 앞다퉈 나서는 것은 범용 기판 부문이 벌써 대만, 중국 등 후발업체들에게 잠식당하고 있고, 휴대폰 및 반도체 기판 등 현재 국내업체들이 주력하고 있는 시장도 안심할 수 없는 위협적인 상황이며 그 동안과 같은 일본 및 미국의 선진 기술 따라가기로는 살아남기 힘들다는 위기감 때문에 풀이됨[10].
- 국내 주요 PCB업체인 삼성전기, LG전자, 대덕전자 등의 기업은 별도의 전담 연구팀을 신설하거나 프로젝트 팀을 구성해 소자 내장형(Embedded Passive) 기판, 광(光)PCB 등 미래 PCB 시장을 주도할 첨단 기판 개발 및 상용화에 경쟁적으로 나서고 있음.
- 삼성전기는 임베디드 패시브 기판 및 광PCB 등 미래형 기판 시장을 주도함으로써 2007년 세계 PCB 시장 점유율 1위를 달성한다는 전략에 따라 미래형 첨단 기판 요소기술 및 재료 개발을 전담하기 위한 대규모 'R&D 전용 라인'을 갖추. 이를 위해 삼성전기 기판사업부는 현재 수원사업장내에 1000평 규모의 공장부지를 확보해 설비를 구축하고 최근 미래전략 품목 중 사용자가 휴대 단말기를 통해 위치 추적이나 좌표인식 서비스를 받을 수 있는 지자기센서(전자 나침판)가 내장된 'GMCS 기판'을 삼성종합기술원과 공동 개발해 연내 출시할 예정이며, 내년부터 광픽업 액추에이터용 PCB, 임베디드 PCB, 광 PCB 등을 순차적으로 상용화할 계획임.

- LG전자는 기판 생산기술 개발을 주도해온 DMC사업부내 생산기술그룹과 기초기술 R&D를 총괄하는 LG전자기술원과 공동으로 광PCB 등 선행기판 기술 개발을 위한 전담팀(TF)을 구성하여 제품개발 하고자 함. LG전자는 특히 임베디드 PCB사업과 관련하여, 2005년 커패시터(C) 내장형 기판 매출이 150억원을 기록해 기술 상용화 부문에서 선점하고 있음. 올해 이 부문 매출을 200억원 이상으로 확대하는 한편, 내년부터 커패시터 뿐 아니라 레지스터(R)·인덕터(I)가 적용된 임베디드 기판도 속속 상용화할 계획임.
- 대덕전자는 자체 연구소를 통해 광PCB와 임베디드 PCB 개발 및 상용화에 노력하고 있음. 최근 RF모듈 및 네트워크 보드용 커패시터 내장형 임베디드 기판을 출시하는 등 본격적인 기술 주도권 경쟁에 대비하고 있음.
- 코리아씨키트는 무전해팔라듐골드(ENPIG) 표면처리를 이용한 임베디드 PCB 기술을 개발하였음. 이 기술 개발로 그동안 도금선 때문에 겪었던 디자인 문제를 해결함.
- 뉴프렉스도 한 종류의 수동부품을 넣은 임베디드 PCB 개발을 마치고 그 수를 늘리는 작업에 착수 함. 향후 3년 동안 임베디드 PCB에서만 1500억원 정도의 매출을 기대하고 있음.
- 이수페타시스 및 심텍 등 중견업체들도 자체 R&D부서를 통해 미래형 첨단제품 개발에 앞다퉈 나서고 있음.

## 2 본론

### | 국내외 연구개발 동향

#### 가. 칩내장형 임베디드 패키지 기술의 현황 및 전망

- 현대의 정보화 기술의 발전 추세에 따라 이전의 음성 신호 전송에서 데이터 및 화상 전송 등 전송정보량의 증가와 이에 따른 주파수 대역의 증가, 무선 통신의 실용화, 무선 인터넷, 위성 통신 및 디지털 방송 등의 보급에 따라 디지털 문화의 확산이 심화되고 있음.
- 이와 같은 정보 통신과 디지털 기술의 발전은 점점 높은 주파수 영역과 초고속 데이터 처리속도에서 작동될 반도체, 패키징, 기판 및 이에 대응할 수 있는 관련 기술개발에 대한 요구가 일어남.
- 칩내장형 임베디드 패키지 기술은 이러한 사회적 요구로부터 개발되어야 할 기술이며 향후 기술의 전망은 양산화를 위한 수율을 개선하는 방향을 전개될 것이고 또한 부품의 전기적 설계 및 테스트 방안에 대한 표준화가 도출되어야 할 것으로 전망됨.
- 칩내장형 임베디드 패키지는 고가의 반도체 칩의 리사이클이 불가능하기 때문에 인쇄회로기판의 불량에 의하여 제조단가의 상승을 이어나므로 양산화를 위한 수율개선은 반드시 필요함.
- 또한 칩내장형 임베디드 패키지는 내부실장 및 열발생 등으로 신호전달성 불량이 발생하는데 이를 해결하기 위하여 주위 부품간의 호환성 및 고주파특성을 평가하고 분석할 수 있는 표준화가 마련되어야 할 것으로 기대됨.

#### 나. 칩내장형 임베디드 패키지 기술의 연구개발 동향 및 전망

- 수동소자를 인쇄회로기판에 임베딩하는 기술은 국내외적으로 자동화기술, 저가격, 제조공정, 신뢰성, 관련 소재 개발 등의 방향으로 발전하고 있음.
- 2003년 IEEE에 게재된 김형수 외 6인의 "Significant Reduction of Power/Ground Inductive Impedance and Simultaneous Switching Noise by Using Embedded Film Capacitor"를 보면 필름형태의 캐피시터를 임베딩하여 입출력신호의 재현성을 평가하였음[11].
- 2002년 IEEE에 게재된 Eberhard외 1인의 "Embedded passives integrated circuits for power converters"에서는 embedded passives integrated circuit를 인쇄회로에 임베딩하여 성능을 측정하였음[12].

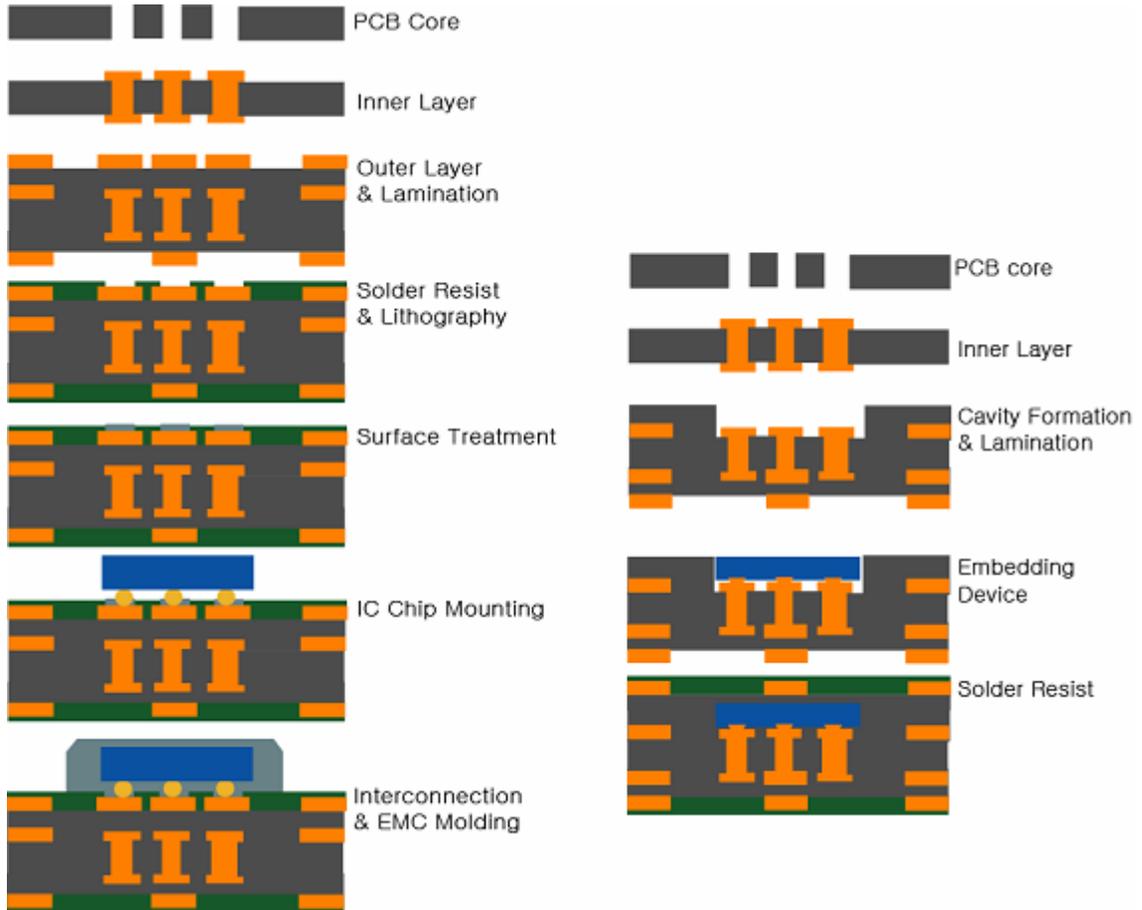
- 2000년 이후로 수동소자를 인쇄회로에 임베딩 하는 기술은 지속적으로 연구개발되고 있으나, 인쇄회로기판에 비하여 고가인 반도체 칩을 내장하여 제품을 구현하는 기술은 아직까지 미비한 실정임.
- 이러한 이유는 아직 양산화를 위한 수율 안정성이 매우 떨어져 부가가치가 감소되기 때문임. 칩내장형 임베디드 패키지 기술로 제품 양산화에 대한 적합한 제조공정이 확립된다면 이에 대한 연구개발이 본격적으로 진행될 전망이며 따라서 칩내장형 임베디드 패키지 기술은 미래시장을 선점할 수 있는 좋은 기술이고 기술적 독점을 확보할 수 있는 분야임.

## 이슈 분석

- 3 | 칩내장형 임베디드 패키지의  
제조공정/신뢰성 이슈분석
- | 실용화/산업화를 위한 칩내장형 임베디드  
패키지 제품의 고신뢰성화 해결 방안
- | IT전기전자정보산업에 미치는 경제적 파급  
효과

### 3 이슈분석

#### 칩내장형 임베디드 패키지의 제조공정/신뢰성 이슈분석



[그림 8] 기존의 SMT실장 전자패키지의 제조공정(왼쪽) 및 칩내장형 임베디드 패키지의 제조공정(오른쪽)

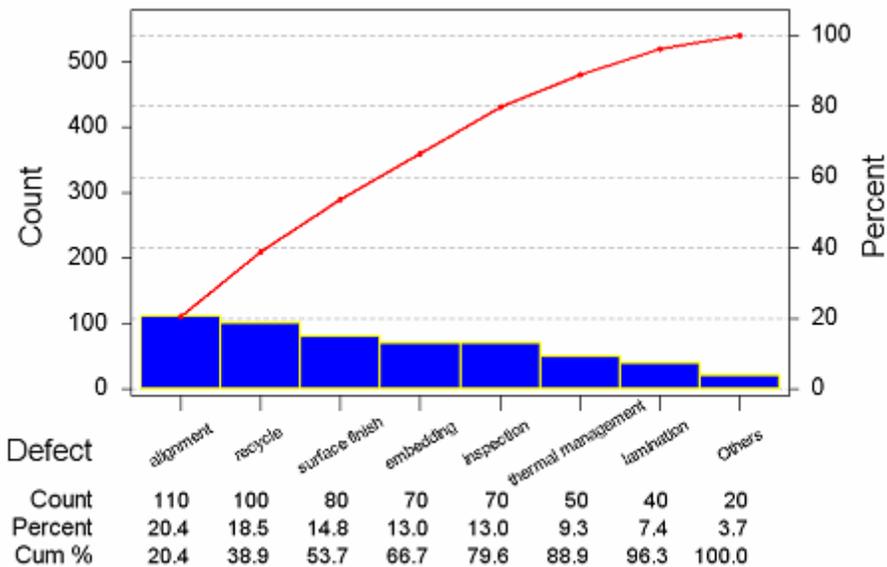
자료 출처: Samsung, 한국생산기술연구원

- 그림8에 나타난 바와 같이 칩내장형 임베디드 패키지 제조공정의 비교를 위하여 기존의 SMT실장 전자패키지의 제조공정 및 칩내장형 임베디드 패키지의 제조공정을 비교하여 나타내었음.
- ① SMT실장 전자패키지 제조공정
  - 인쇄회로기판이 될 원소재의 내부(core) 층에 드릴 비트에 의한 기계적 또는 레이저에 의한 물리화학적 방법으로 홀을 형성시켜서 상하면의 전기적 도통될 수 있는 구조를 만들고 내부 층에 노광, 현상 및 식각에 의해 회로를 형성시킴.

- 인쇄회로기판의 디자인에 따라 라미네이션 공정에 의해 각 층을 형성시키고 회로를 다시 구현.
- 전기적 합선 및 외부환경으로부터 보호를 위하여 솔더레지스트를 코팅한 후 수동 소자 및 능동소자가 접합될 부분을 오픈시키는 방법으로 인쇄회로기판을 제조.
- 오픈 된 솔더레지스트에 소자를 접합 및 인터커넥션.

② 칩내장형 임베디드 전자패키지 제조공정

- 기본적인 회로형성이나 솔더레지스트의 공정은 기존의 공정과 동일
- 그림8과 같이 외부층에 캐비티(cavity)를 형성시켜 능동소자 또는 수동소자가 설치될 수 있는 사이트 제조
- 따라서, 칩내장형 임베디드 패키지는 소자와 인쇄회로기판사이의 인터커넥션거리 감소에 따른 신호전달성이 향상되며 칩이 인쇄회로기판내부에 실장되므로 최종제품의 두께를 낮출 수 있고 임베딩된 인쇄회로기판의 상부에 소자를 추가적으로 실장할 수 있으므로 고용량의 제품 출시가 가능함.

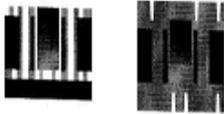
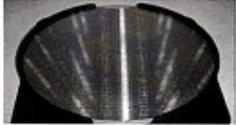


[그림 9] 칩내장형 임베디드 패키지 제품의 공정불량률 파레토 분석

자료 출처: Samsung/한국생산기술연구원

- 실례로, 칩내장형 임베디드 패키지 제품의 불량률을 파레토차트를 이용하여 분석하면 칩을 임베딩시킬 때의 alignment 및 re-work과 같은 공정문제가 가장 큰 이슈임.
- 특히 alignment는 칩내장형 임베디드 패키지의 양산성 및 제품수율에 큰 영향을 미치므로 해결방안 모색 필요함.
- 따라서, 칩내장형 임베디드 패키지의 양산화를 위한 제조공정 안정화를 위해서는 표4와 같이 이슈사항의 분석이 필요함.
  - ① 인쇄회로의 내층에 칩을 내장할 수 있는 캐비티를 형성할 때 배열(Alignment) 정밀도가 요구됨.
    - 양산제품인 경우 타겟 치수에 약 1%를 요구하고 있으며 개발제품인 경우 타겟치수에 약 3%를 요구하고 있음.
    - 현재까지는 이와 같은 문제점을 해결하기 위하여 정밀도가 높은 SMT(surface mounting tech.) 설비 등을 이용하는 것이 유일한 해결방법으로 고려되고 있으며 칩내장형 임베디드 패키지 제품을 출시를 위해서는 양산용 고가의 장비를 갖추어야 함.
  - ② 칩내장형 임베디드 패키지 공정에서는 캐비티에 칩을 장착시키는 테이핑 공정이 필요하고 공정불량에 의한 칩부착 불량 발생하였을 때의 재 작업할 수 있는 위험요소관리(risk management)가 필요함.
  - ③ 임베딩 될 IC소자의 검사 방법이 필요함.
    - 고비용의 IC를 내장하는 공정에서 IC의 불량 유무를 확인하는 정량적이고 정확한 검사 시스템 구축이 필요하며 IC 다이오드에 전류를 인가시켜 전압을 측정하는 전기검사 방법 등이 구체적인 해결방법으로 제시되고 있음.
  - ④ 칩 방열을 제어하기 위한 인쇄회로기판의 구조제어를 통한 열방출 제어가 필요함.
    - 칩에서 발생하는 열은 패키지의 구성소재의 열적 데미지를 입히기 되어 부품의 성능저하의 직결적인 원인이 됨. 특히 칩내장형 임베디드 패키지는 칩과 인쇄회로기판의 인터커넥션 거리가 짧고 200도 미만의 낮은 Tg 특성으로 구성된 소재로 둘러 쌓이기 때문에 기존의 패키지보다 칩의 발생열에 의해 신뢰성이 저하될 수 있음.
    - 칩 외층에 형성되는 패시베이션(Passivation)의 종류에 따라 임베디드 공정시 밀착력이 달라지는 문제가 있어, 다양한 패시베이션의 구조변경 및 표면처리 등의 접근방식이 필요함.
  - ⑤ IC 제작 업체와의 긴밀한 관계 및 의견 교류를 통하여 적합한 제조공정을 확보해야 함.
  - ⑥ 임베딩 될 칩의 종류에 따라 여러 가지 구조의 패시베이션이 있으며, 이에 대한 특성을 표로 나타내었음.

[표 4] 칩내장형 임베디드 패키지의 양산화 이슈사항 분석

공정	세부공정	이슈사항	비고
Inner Layer Manufacturing	Cavity Formation	Tolerance control	 Tolerance for <u>HVM</u> : target 1% Tolerance for <u>LVM</u> : target 3%
	Single Side Lamination	Alignment control Taping/ <del>Detaping</del> process	
Embedding	Embedding	Alignment control	
	Surface finish	Thickness control Interface reliability	
Others	Micro-Alignment of Embedded Components	Alignment control	 Tolerance for <u>HVM</u> : target 1% Tolerance for <u>LVM</u> : target 3%
	Inspection of <u>IC</u>	<u>IC</u> inspection during packaging	 In Circuit Tester Need for current inspection of <u>IC</u>
	Recycling of <u>IC</u>	Recycle of <u>IC</u> embedded in <u>PCB</u>	 New design of <u>PCB</u> for good heat dissipation
	Thermal management from heat dissipation of <u>IC</u>	<u>IC</u> reliability during operating	

자료 출처: Samsung

- 상기와 같은 칩내장형 임베디드 패키지기술들이 상용화 된다면, 현재 우리가 사용하고 있는 응용제품들이 더 가볍고 얇아지면서 복잡 다양한 기능들을 나타내는 고성능이 될 것으로 예상됨.
- 칩내장형 임베디드 패키지의 양산화를 위해서는 기존의 인쇄회로 공법만을 이용하는 것이 아닌 반도체, 패키지, 인쇄회로 기술들을 연계하여 개발하는 컨소시엄 형태의 구조로 진행되어야 보다 짧은 기간 내에 우수한 특성의 칩 내장형 임베디드 패키지 제품을 출시할 수 있을 것으로 기대됨.

[표 5] 임베디드 패키지용 칩의 패시베이션 형상 및 특성

	WL CSP	Bare Die	Flip Chip
IC Die X-section Image			
Die Protection	Good	Poor	Poor
PWB Process	Tenting and Cavity	Tenting or Semi-additive	Semi-additive and Pre-formed PP
Cost	Middle	Low	High

자료 출처: Samsung

### 3 이슈분석

#### 실용화/산업화를 위한 칩내장형 임베디드 패키지 제품의 고신뢰성화 해결방안

- 칩내장형 임베디드 패키지 제품의 경우 아직까지는 신뢰성에 대한 표준화 작업이 이루어지지 않은 상태이며 각 생산기업들의 내부 스펙을 이용하여 평가하고 있다. 아래의 표6은 국내 S기업의 칩내장형 임베디드 패키지 제품의 신뢰성 항목 및 스펙을 나타내었다.
- 칩내장형 임베디드 패키지 제품의 고신뢰성화 방법은 각 요소 소재들의 계면특성을 향상시키는 방법으로 정리될 수 있음. 이전에 언급한 공정조건에 따른 이슈사항은 칩내장형 임베디드 패키지 제품의 양산 수율과 관련된 사항이므로 본 장에서는 다루지 않았음.
- 현재 칩내장형 임베디드 패키지 제품의 신뢰성을 해결하기 위한 공법이 다양한 방법으로 제시되고 있음.
  - 반도체 칩 제조 시 레이저 비아공법을 통한 층간 접속 신뢰성 확보하기 위해 다음과 같은 방법이 고려되어짐.
  - 먼저 일반적으로 행해지는 범프 공법을 보면 층위에 알루미늄 패드를 노출시키고 패시베이션 층을 도포하여 요구되는 사이즈만큼 오픈 한 후 Cu 범프를 도금하여 접속신뢰성을 확보함.
  - 고신뢰성 특성을 확보하기 위해서는 일반 Cu 범프 공법과 동일한 형태로 패시베이션 층을 노출 시키고, 알루미늄과 같은 전극층위에 Au Stud 범프를 형성하여 접속 신뢰성을 향상 시킴.
  - 이외에 칩내장형 패키지 기판을 형성하는 방법은 NCP(Non-Conductive Paste)등의 접착성분을 가진 Paste를 사용하여 IC를 정렬하는데 우수한 공법으로 기대됨.

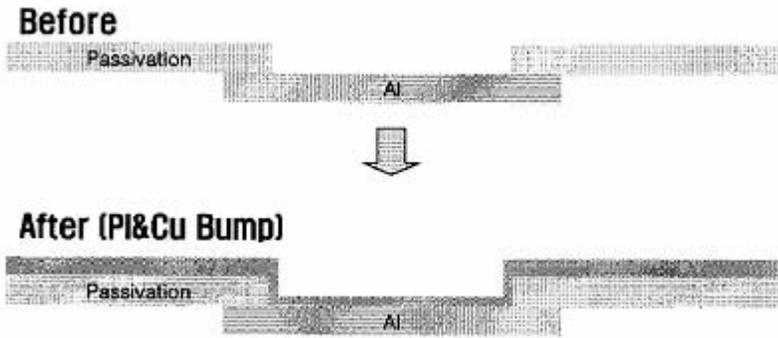
[표 6] 침내장형 임베디드 패키지의 신뢰성 항목 및 스펙

신뢰성 평가 항목	Spec.	비고
Thermal Cycle Test (TCT) MIL-STD-833 / JEDEC, JESD-22 / IPC-TM-650	Pre-treatment : Baking 85°C/24hr -55°C ↔ 125°C/1hr/Cycle, 1000cycle	<p>제품 및 부품에 가열과 냉각을 반복하면서 급격한 온도 변화에 노출시켜, 시료의 손상, 변형 여부를 확인하여 장기적인 신뢰성을 검증하는 방법</p>  <p>Fig. Thermal cycle tester</p>
Temperature Humidity Test (THT) MIL-STD-833 / IPC-TM-650	Pre-treatment : Baking 85°C / 24hr 85°C 85% RH, 1000hr	<p>제품 및 부품의 온도와 습도에 대한 내구성을 평가</p>  <p>Fig. Temperature-humidity tester</p>
Electro Static Discharge (ESD) JESD22-A114-B	Pre-treatment : Baking 85°C / 24hr 2, 4, 6, 8KV Direct contact discharge / Human body model	<p>정전기의 발생으로 인한 기기의 안정성을 검증하기 위한 Test이다. 사용자와 기기간의 정전기 방전 잠재성을 시험하는 것으로 제품에 인위적으로 정전기를 인가하는 방법이다.</p>  <p>Fig. ESD tester</p>
Solder Floating MIL-STD-202 / IPC-TM-650	Pre-treatment : Baking 85°C / 24hr 260°C / 10sec / 3회, 288°C / 10sec / 1회	<p>솔더 젖음성을 검증하기 위한 테스트방법</p>
Temperature Humidity Bias (THS) : JESD22-A101	Pre-treatment : Baking 85°C / 24hr 85°C 85% RH, 1000hr, Device에 적용되는 Bias 적용	<p>고온/고습 상태의 시편에 전기를 걸어서 신뢰성을 평가하는 방법</p>

자료 출처: Samsung

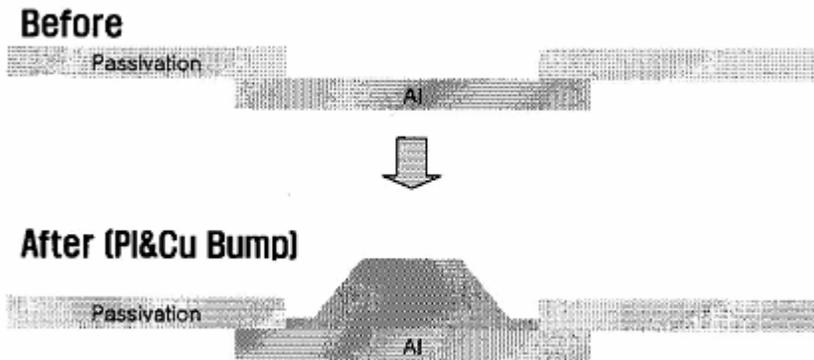
[표 7] 칩내장형 임베디드 패키지 제품의 고신뢰성화를 위한 해결방안

구분	요약	고신뢰성화 해결방안	효과
반도체칩	계면제어	Au stud bump형성	Lamination시 범프의 소성변형에 의한 접촉면적 증가
인쇄회로 기판	접착력제어	Non-Conductive Paste 사용	Paste에 의한 반도체칩/인쇄회로기판 간 접착력 증가
		에칭공정에 의한 Cu pad 산화막 제어	반도체 칩과 접촉될 인쇄회로기판의 Cu pad의 산화막을 제거함으로써 접착력 증가
	Warpage제어	Baking에 의한 잔류응력 제어	잔류응력을 최소화함으로써 반도체칩/인쇄회로기판의 계면의 thermal strain감소



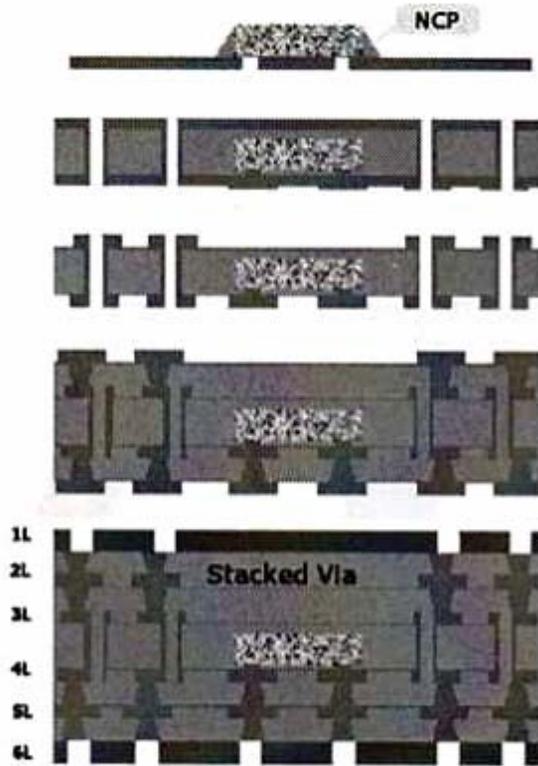
[그림 10] 반도체 칩의 일반적인 범프형성공정

자료 출처: Samsung



[그림11] 반도체 칩의 범프 형성 공정의 개선방안

자료 출처: Samsung



[그림 12] NCP(Non-Conductive Paste) 적용에 의한 신뢰성 개선방안

자료 출처: Samsung

(출처: S기업)

### 3 이슈분석

#### | IT, 전기, 전자, 정보산업에 미치는 경제적 파급효과

- IT전기전자정보통신 제품에 삽입되는 소자들을 인쇄회로기판 내부에 실장 시킴으로써 보드 면적의 감소, 제조비용 감소 및 불필요한 기생소자를 제어할 수 있는 장점이 있음.
- 이와 같은 장점을 정리하면 다음과 같음.
  - Assembly 단가의 감소
  - 전기적 특성 및 신호전달 특성 향상
  - 실장사이트 증가에 따른 고밀도 실장성 향상
  - 부피, 무게 및 파워손실 감소
- 또한 칩내장형 임베디드 패키지를 양산 구현하기 위해서 다음과 같은 문제점들이 해결되어야 함.
  - 인쇄회로기판 내에 R, C, L의 실장
  - 실장 제품간 alignment 제어
  - 저온 제조공정
  - 열 물리적 신뢰성
  - 구성소재들의 개발
  - 고가의 칩의 리사이클 방안 개발
  - 구성부품간 인터커넥션 신뢰성 향상
- 칩내장형 임베디드 패키지는 그 동안 기술적 한계, 저수율, 단가, 공정조건, 공정조건 표준화, 소재 및 신뢰성 표준화 등의 문제점으로 인하여 제품출시가 어려웠음.
- 임베딩 기술이 적용된 새로운 IT전기전자정보통신 제품은 기존의 다른 IT전기전자정보통신제품의 수명주기와 같이 6개월~2년을 예상할 수 있으므로 새로운 제품이 출시되기 위해서는 기술개발완료 후 빠른 양산화가 시급함.
- 임베딩 기술이 어떤 특정한 제품에 적용될지 예상하기 어려우므로 경쟁사 대비해서 공정 표준화, 신뢰성 표준화 및 제품 표준화에 적극적으로 대응하여야 함.
- 칩내장형 임베디드 패키지 개발에 의한 경제적 파급효과는 다음과 같음.
  - 향후 2009년도에는 후반기에는 임베디드 칩 실장이 가능한 FCCSP의 개수가 9억5천만 개로 2004년에 비하여 약 27배 가량 증가할 것으로 예상되며 이는 약 2조원/년 규모임.
  - FCCSP는 임베디드 칩 실장이 가능한 패키지로서 향후 칩내장형 임베디드 패키지의 응용분야를 확대시킬 수 있을 것으로 기대됨.
  - 또한 임베디드 패키지의 양산화를 통하여 인쇄회로기판내의 실장기술, 실장 제품간 alignment 제어기술, 저온 제조기술, 열 물리적 신뢰성제어기술, 구성소재들의 개발기술, 고가의 칩의 리사이클 기술, 구성부품간 인터커넥션 신뢰성 향상향상 등의 제반 기술 및 재무증대의 효과도 기대할 수 있음.

## 참고문헌

1. Hyo S. Lee, "Thermophysical Properties of PWB for Microelectronic Packages with Solder Resist Coating Process", Journal of the Microelectronics & Packaging Society, vol. 10, no. 3, 2003, pp. 73-82.
2. Prismark Partners LLC., "Prismark presentation - PCB Industry Overview", June, 2003, pp. 3-4.
3. Dong J. Lee and Hyo S. Lee, "Fabrication process and characterization of ENIG finished PTH", Microelectronic Reliability, vol. 46, issue 7, 2006, pp. 1119-1127.
4. Sattiraju, S.V., Bing Dang, Johnson, R.W., Yali Li, Smith, J.S., Bozack, M.J. "Wetting Characteristics of Pb-free Solder Pastes and Pb-free PWB Finishes. Electronics Packaging Manufacturing", IEEE Transactions on, vol. 25, no. 3, 1995, pp. 168-84.
5. Chong, D.Y.R., Kellin Ng, Tan, J.Y.N., Low, P.T.H., Pang, J.H.L., Che, F.X., Xiong, B.S., Xu, L.H. "Drop Impact Reliability Testing for Lead-Free and Leaded Soldered IC Packages", Proc Electronic Components and Technology. 2005, pp. 622-629.
6. David M. Stubbs, Susan H. Pulko, Antony James Wilkinson, "An Investigation of the Sensitivity of Embedded Passive Component Temperatures to PCB Structure", IEEE Transactions on Components and Packaging Technologies, vol. 25, no. 4, 2002, pp. 701-707.
7. Seungyoung Ahn, Seungyoung Baek, Junho Lee, Jongho Kim, "Compensation of ESD and Device Input Capacitance by using Embedded Inductor on PCB Substrate for 3 Gbps SerDes Applications", 2004 International Symposium on Electromagnetic Compatibility, vol. 2, no. 9-13, 2004, pp. 499 - 504.
8. <http://www.mymotorola.co.kr/>
9. 이호영, "내장형 수동소자", 전자정보센터(연구보고서), 2002, pp. 1-12
10. <http://www.etnews.co.kr/>
11. Hyungsoo Kim, Youchul Jeong, Jongbae Park, SeokKyu-Lee, JongKuk-Hong, Youngsoo Hong, Joungho Kim, "Significant reduction of power/ground inductive impedance and simultaneous switching noise by using embedded film capacitor", Electrical Performance of Electronic Packaging, 27-29 Oct. 2003, pp. 129 - 132.
12. Waffenschmidt, E., Ferreira, J.A., "Embedded passives integrated circuits for power converters", Power Electronics Specialists Conference, 2002 IEEE 33rd Annual, vol. 1, no. 23-27, 2002, pp. 12 - 17.

## 저자소개

### ▶이 효 수

- 공학 박사
- 현, 한국생산기술연구원 신소재본부 나노소재팀 선임연구원
- 삼성전기 기관사업부 책임연구원(2002~2006)

### ▶한국과학기술정보연구원 동향정보분석팀