

 <b>한국과학기술정보연구원</b> <small>Korea Institute of Science and Technology Information</small>	<h1>보도자료</h1>	<a href="http://www.kisti.re.kr">http://www.kisti.re.kr</a>
<b>2016. 7. 12. (화) 조간(온라인은 7. 11. 12:00)부터 보도해주시기 바랍니다.</b>		
대전(본원): 대외협력실 이석 042 - 869 - 0960 / 강동기 0967 <b>문의: 류훈 슈퍼컴퓨팅응용실 책임연구원(0610)</b>		
배포번호 : 2016-18 배포일자 : 2016.07.11.(월)	매수 : 보도자료 5매 (참고자료 2매 포함)	배포처 : 대외협력실

## KISTI, 아태지역 최초 인텔 초병렬컴퓨팅 지원사업 연속 선정

- 차세대 고성능컴퓨터의 활용 기술 개발 및 활용 연구 맡게 돼 -  
- 인텔의 지원으로 반도체의 차세대 소재연구 수행 -

- 인텔(Intel)이 엑사급(Exascale\*) 슈퍼컴퓨팅 활용의 세계적 저변 확대를 위해 지원하는 “초고성능 컴퓨팅 활용기술 연구사업(Intel Parallel Computing Center, 이하 IPCC)”에 한국과학기술정보연구원(원장 한선화, 이하 KISTI)이 아시아·태평양 지역 최초로 2단계 사업 수행자로 나선다.
  - \*엑사스케일 : 1초에 100경 연산의 수행하는 엑사플롭스 단위의 속도를 구현, 현재의 슈퍼컴퓨터들은 페타스케일(1초당 1000조 연산)
  - 고성능 컴퓨팅(High Performance Computing) 시장을 확장하기 위해 지난 십여 년간 고성능 병렬처리 프로세서 연구에 집중한 인텔은, 지난 2012년 말 저전력·고성능 컴퓨팅에 특화된 제온파이(Xeon-Phi) 프로세서(코드명: 나이트코너\*)를 발표한 후, 이를 활용한 고성능 컴퓨팅 저변 확대를 위해 세계적으로 수준 높은 고성능 컴퓨팅 활용기술 연구를 발굴·선정하여 최대 2년까지 연구비를 지원하는 IPCC 사업을 시작하였다.
    - \*제온파이 나이트코너(Xeon-Phi Knights Corner) : 펜티엄급 이상의 코프로세서(coprocessor) 수십 개 이상을 가진 가속기로서, 기존의 제온(Xeon) 프로세서와 하나의 서버에 함께 탑재해 계산 병렬화 성능을 높이는 것이 목적이다. 또한 전력소모 감소에도 유리하다.
- KISTI는 이번 7월부터 2년간 인텔로부터 새로 출시될 제온파이 프로세서(코드명: '나이트 랜딩\*') 계산 자원과 연구비를 지원받아, “차세대 소재연구를 위한 제온파이 가속기의 실효성 검증”이라는 주제로 연구를 수행한다.

\*제온파이 나이트 랜딩(Xeon-Phi Knights Landing): 기존의 제온파이 프로세서가 메인 CPU와 함께 사용하는 별도의 보조프로세서의 형태라면, 나이트 랜딩은 보조프로세서가 아닌 고성능컴퓨터의 CPU 자체로 볼 수 있다.

- 최근 GPU 또는 제온파이 등의 매니코어를 기반으로 하는 다양한 플랫폼의 새로운 고성능컴퓨터가 등장하고 있지만, 실제 활용한 연구 결과가 많지 않아 대용량 계산 연구에 대한 실효성을 입증할 필요성이 높은 상황이다.
  - KISTI는 향후 이 사업을 통해 인텔의 제온파이 프로세서 활용을 극대화할 수 있는 최적화 기술을 개발하고, 이를 소재의 전자구조 계산\*에 적용해 효과를 제시할 계획이다.
    - \*소재의 전자구조 계산에 활용하는 이유는 반도체의 소형화·집적화가 한계에 봉착한 상황에서 반도체의 차세대 소재 개발에 필요한 소재 및 소자의 특성을 예측하기 위한 연구가 필요하다. 이를 위해서는 양자역학 기반의 슈뢰딩거 방정식으로 계산하게 되는데, 계산량이 매우 방대해 많은 어려움이 따른다. 이런 대용량의 계산과 실험을 매니코어 기반의 슈퍼컴퓨터로 활용해봄으로써 다른 거대 연구 활용에도 적용할 수 있는 가능성을 제공할 수 있다.
- KISTI는 지난 2014년 IPCC 사업에 차세대 반도체 재료 특성 계산 최적화 연구로 아시아·태평양 지역 최초로 선정된 바 있다.
  - 이 연구를 통해 제논파이 프로세서를 이용할 경우 반도체 나노소자 전자구조 계산에 있어 기존의 CPU로만 구성된 고성능컴퓨터에 비해 최대 3배까지 계산 속도 향상 및 에너지 소모 절감 효과를 낼 수 있음을 밝혀냈다.
  - 또한 반도체 기반의 인터커넥트 성능 예측 및 나노선 트랜지스터의 전기적 특성 분석 등 반도체 설계에 대한 새로운 연구 성과를 창출했다.
  - 이 연구 성과는 KISTI가 2단계 사업자로 선정되는 데에 큰 역할을 했다.
- 연구를 기획·제안해 IPCC 사업을 1단계부터 이끌어온 KISTI 슈퍼컴퓨팅본부의 류훈 박사(책임연구원)는 이번 성과에 대해 “거대 계산문제 수치해석의 제논파이 프로세서 기반 최적화 기술 및 차세대 반도체 소자 설계연구에 대해 KISTI가 보유한 역량을 세계적으로 인정받은 기회”라고 말하며, “앞으로도 슈퍼컴퓨터 기반의 대용량 계산 최적화 기술 및 이를 기반으로 한 나노소자·소재 설계 기술을 확보하는 데 노력할 것”이라고 밝혔다.
  - 한편 KISTI는 사용자 저변 확대를 위해 인텔과 협력해 제논파이 활용 교육을 계획

하고 있으며, 10월에 열리는 한국슈퍼컴퓨팅컨퍼런스(KSC)에서 제온파이 프로세서 기반의 프로그래밍 튜토리얼을 진행할 예정이다.(끝)(이어서 참고자료)

## IPCC 연구 지원사업 추진 경과

### □ IPCC 연구 지원 사업 개요

- INTEL®의 HPC 최첨기술(Xeon Phi coprocessor) 저변확대를 위해 수준높은 HPC 응용연구를 발굴/선정하여, 연구책임자(PI)가 소속된 기관을 IPCC로 지정하고 2년간 연구비 지원

### □ 추진경과

- 2013.12.: 초소형 반도체 설계를 위한 차세대 소재 연구 (Advanced Materials Research for Nanoscale Semiconductor Design)라는 주제로 INTEL에 연구 제안서 제출 (PI: 류 훈 박사)
- 2014.03.: 사업 선정 확정
- 2014.05 ~ 2016.04 : 1단계 사업 수행 (총 연구비 40만 USD)
- 2016.01.: 차세대 소재연구를 위한 제온파이 아키텍처의 실효성 검증 (On the Validity of Xeon Phi Architecture for Advanced Materials Research)이라는 주제로 INTEL에 연구 제안서 제출 (PI: 류 훈 박사)
- 2016.03.: 2단계 사업선정 확정
- 2016.07. ~ 2018.06 : 2단계 사업 수행 (총 연구비 40만 USD)

### □ 연구의 기대 효과

- 거대계산문제 수치해석의 Xeon-Phi™ 기반 병렬화 기술 및 반도체 설계분야 응용연구 역량 확보
- 국내 반도체 산업 인프라와 맞물려 KISTI에서 주도의 산/학 협동 연구를 확대해 나갈 수 있는 기회

## □ 국가 정책 부합성 및 의의

- 국가 초고성능컴퓨팅 육성 기본계획(2.초고성능컴퓨팅을 활용한 산업혁신 강화, 7.초고성능컴퓨팅 전문인력 육성)에 부합
- 아시아권에서는 최초로 선정

## 류 훈 박사 이력사항

### 1. 인적사항

- 소속 및 직위:

한국과학기술정보연구원 슈퍼컴퓨팅본부 책임연구원



### 2. 학력

- 1996 ~ 2003 : 서울대학교 전기공학부 (학사)
- 2003 ~ 2005 : Stanford 대학교 전기공학부 (석사)
- 2006 ~ 2011 : Purdue 대학교 전기컴퓨터공학부 (박사)

### 3. 경력사항

- 2011 ~ 현재 : 한국과학기술정보연구원 슈퍼컴퓨팅본부
- 2005 ~ 2011 : 삼성전자 DS부문 (구 반도체총괄) System LSI 사업부

### 4. 전문분야정보

- Sub-nm크기의 차세대 반도체 소자/소재 특성 모델링
- 거대 수치해석 (편미분 방정식) 계산 병렬화 및 최적화