나노 자성기억소자(MRAM) 기술 (Nano MRAM Technology)

서주환, 이일형, 최붕기, 김영근

2007.12



제 1 장 서 론

MRAM(Magnetic Random Access Memory)은 자기저항 (Magnetoresistance)이라는 양자역학적 효과를 이용한 기억소자로서, 전원이 꺼져도 기록된 정보가 지워지지 않는 비휘발성(Nonvolatile) 소자로서 고속 정보처리가 가능한 차세대 통합형 정보저장소자의 대표주자 중 하나이다. 만약 고집적 MRAM의 상용화가 가속된다면 언제인가는 PC 또는 휴대폰의부팅이 순식간에 이루어질 수 있다.

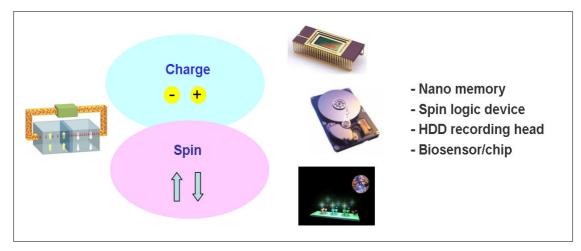
21세기 거대 기간산업의 하나인 정보저장 산업은 지속적이며, 새로운 기술혁신이 필요한 분야로 우리나라의 국부를 창출하고 있는 산업분야이다. 최근 들어 세계적으로 노트북 PC를 비롯한 PDA, MP3, 디지털 카메라, 휴대형 단말기 등 각종 정보제품들은 초소형화, 고속화, 지능화의 방향으로 빠르게 진화하고 있으며 유비쿼터스, 홈네트워킹, 모바일 컴퓨팅 등 새로운 기술의 발전과 더불어 Gb급 초고집적, ns급 초고속 비휘발성 메모리에 대한 수요가 증대되어, 정보저장에 대한 수요는 매 5년마다 10배씩 증가하는 추세에 있다. 휴대용 단말기의 경우 이미 연간 6억대를 넘는 세계 유통시장을 형성하고 있으며, DMB 방송수신, 의료용 자가진단, 화상통신 등 새로운 기능및 컨텐츠가 추가된 신제품 개발은 무한 경쟁체제에 돌입하고 있다. 또한 초고속 컴퓨터, RFID, 의료기기, 일반가전에서 우주항공에 이르기까지 전체 전자기기들을 네트워킹화 하려는 시도가 진행되면서 중계기, 단말기 및 통신부품등에 사용되는 메모리의 성능 또한 고집적, 고속, 고기능화를 목표로 지속적인 개발이 요구되고 있다.

제 2 장 기술개발 동향 분석

1. 기술의 개요

가. MRAM의 특성 및 시장성

자기저항효과에 활용한 자성소자 기술은 전자의 전하뿐만 아니라 스핀 자유도, 즉 업스핀 전자와 다운스핀 전자를 구분하여 전자의 이동을 제어하는 신기술로 스핀트로닉스(Spintronics)로 불리고 있다. 이 기술의 단초가 된 거대자기저항(Giant Magnetoresistance) 현상은 1988년 프랑스의 A. Fert와독일의 P. Grünberg에 의해 발견되었으며, 2007년 노벨 물리학상이 수여되었다 [1]. 스핀트로닉스 기술은 금세기의 화두인 나노기술(Nanotechnology)의 한 축으로, 예전에는 볼 수 없었던 새로운 양자역학적 현상의 발견으로지속적인 기술의 발전을 이루고 있으며, 특히 반도체, 광학, 생명공학 기술등과의 접목을 통해 다양한 미래 신산업 응용분야를 창출하고 있다. 이 기술은 전자의 스핀이동에 관한 학문적 흥미를 유발할 뿐 아니라 i) 대용량 하드디스크 드라이브(HDD) 헤드 및 고속 MRAM 구동소자에 상용화되고 있으며, ii) 자동제어센서, iii) DNA 바이오칩, iv) 스핀 광소자, 로직소자, 그리고향후 출현이 예상되는 양자 컴퓨팅 등으로 응용범위를 넓히고 있어 21세기산업발전의 원동력이 될 것으로 예상되고 있다 (그림 1).



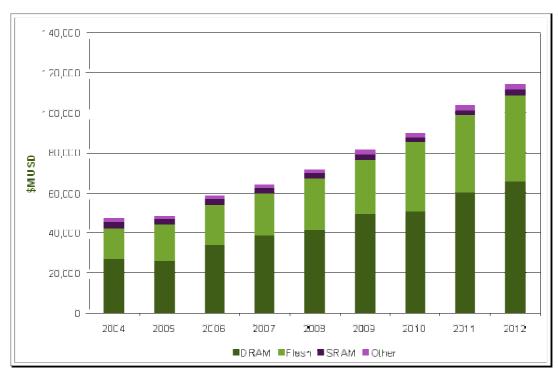
<그림 1> 스핀소자의 응용분야 예시

2006년 현재 마이크로프로세서, 메모리 등을 포함하는 세계 반도체 시장 규모는 <표 1>에서 보듯 약 2천5백억 달러를 상화하고 있으며, 우리나라의

삼성전자와 하이닉스는 각각 2위와 8위를 점하고 있다 [2]. 반도체 시장 중 메모리 시장은 2006년 약 600억 달러에서 2012년 약 1천7백억 달러 규모로 성장할 전망이다 [3].

〈표 1〉세계 상위 10대 반도체 제조사의 2006년 매출예측 [2]

2006	2005 Ran	<pre>□Company</pre>	2006 Revenue	2006 Market	2005 Revenue	2005 Market	2005-200
Rank	k	- ,	(M US\$)		(M UIS\$)	Share (%)	Growth (%)
1	1	Intel	31,289	12.0	34,590	14.7	-9.5
2	2	Samsung Electronics	20,630	7.9	18,347	7.8	12.4
3	3	Texas[Instruments	11,884	4.5	10,119	4.3	17.4
4	7	Infineon Technologies	10,585	4.0	8,205	3.5	29.0
5	5	STMicroelectronics	9,872	3.8	8,821	3.8	11.9
5	4	Toshiba	9,872	3.8	8,984	3.8	9.9
7	6	Renesas Technology	7,907	3.0	8,291	3.5	-4.6
8	9	Hynix Semiconductor	7,710	2.9	5,723	2.4	34.7
9	14	Advanced Micro Devices	7,494	2.9	3,936	1.7	90.4
10	11	Freescale					
		Semiconductor	6,052	2.3	5,599	2.4	8.1
		Top 10	123,295	47.2	114,351	48.7	7.8
		Others	138,140	52.8	120,454	51.3	14.7
		Total Market	261,435	100.0	234,805	100.0	11.3



<그림 2> 메모리의 세계 시장전망 [3]

(표 2)를 보면 MRAM은 Flash가 갖는 비휘발성 이외에, DRAM 급의 고속동작이 가능한 반면 전력소모가 적고 무한대의 기록 및 재생이 가능하며, 방사능 내성이 강하다는 장점이 있어, 이미 i) 미사일, 우주선과 같은 군수용제품에 쓰이고 있으며, 향후 ii) 휴대전화기, PDA 같은 휴대단말기에 적용가능성이 높은 데, 이는 가격과 공간면에서 Flash와 DRAM을 대체할 수 있기때문이다. 또한 iii) 컴퓨터, 네트워크 분야에서 I/O 지연을 해결하기 위해 기존의 EEPROM이나 SRAM을 극복할 대안기술로 부각되고 있다. 그밖에 iv) 저가로 비휘발성을 요구하는 RFID 태그에 적용하려는 시도가 진행 중이며, v) 공장자동화 용 마이크로컨트롤러, 로봇 등에 활용가능성이 높다.

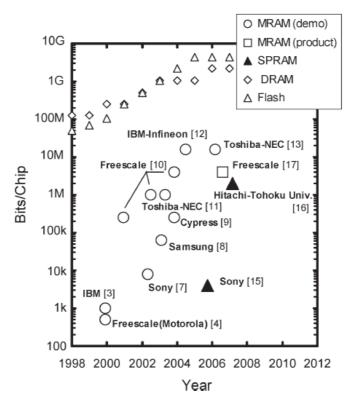
<표 2> 여러 가지 메모리의 성능 비교 [4]

Property	Memory Type						
rioperty	SRAM	DRAM	Flash	FeRAM	MRAM		
Read	Fast	Moderate	Fast	Moderate	Moderate-Fas t		
Write	Fast	Moderate	Slow	Moderate	Moderate-Fas t		
Non-volatility	No	No	Yes	Partial	Yes		
Endurance	Unlimited	Unlimited	Limited	Limited	Unlimited		
Refresh	No	Yes	No	No	No		
Cell Size	Large	Small	Small	Medium	Small		
Low Voltage	Yes	Limited	No	Limited	Yes		

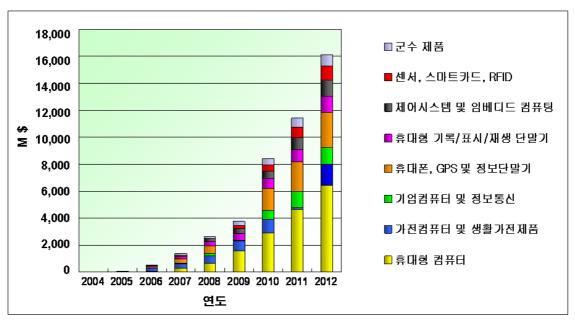
향후 MRAM의 고집적화 기술이 더욱 향상된다면 휴대폰과 같은 단말기에 적용되는 임베디드(Embedded) 시스템들의 아키텍처가 근본적으로 바뀔 수 있다. 임베디드 MCU(Microcontroller Unit)에서 각각 데이터 저장과 프로그램 메모리용으로 사용되는 RAM과 플래시 메모리를 통합 대체할 수 있는 잠재력을 갖고 있다. MCU가 갖고 있는 칩 특정의 ROM 코드를 MRAM이 대체하여 현장에서 빠른 프로그램이 가능한 업그레이드 능력을 제공할 수 있기 때문이다. 기존의 메모리들의 경우, 필요한 속도와 비휘발성 등을 동시에 갖추고 있지 못하므로 이종의 메모리를 칩 상에서 묶어 써야 하기 때문에 배터리의 전력의 소모가 많다. 한편, PC와 같은 큰 시스템에서 DRAM은 어플리케이션 프로그램 로딩을 위한 임시 저장영역(Cache) 역할을 한다. HDD에 어플리케이션 소프트웨어와 데이터를 위한 비휘발성 정보를 저장할 수 있지만, HDD의 경우 기록 및 재생속도가 ms 급으로 느리다. 먼 훗날 MRAM 기술이 더욱 진화하여 저가격화가 가능하다면 HDD와 DRAM을 대체할 가능성도 있다.

MRAM의 경우, 정보처리 분야 외에도 많은 틈새시장(Niche Market)에 활용될 가능성이 높다. 일예로 미국 Freescale사는 MRAM을 자동차용 정보저장기기에 응용하려고 계획하는데, 이는 여타 메모리와 달리 MRAM의 온도내구성이 커서 저온에서 고온에 이르기까지 넓은 온도범위에서 작동할 수 있기때문이다. 차량충돌 기록 장치를 위해 사고발생시, 보다 많은 데이터를 수집,

저장하여 사고나 고장의 원인을 알아내는 데 활용할 수 있다. 이러한 이유로 세계 각국의 여러 회사들이 MRAM의 연구개발에 힘을 쏟고 있다 (<그림 3>). MRAM이 당면한 최대의 과제는 Gb 급 이상의 고집적화를 구현할 수 있는 기술개발로 핵심 구동셀의 성능을 높일 수 있는 자성소재, 구조개발이급선무이다. 고집적화 문제가 해결된다면 2012년 MRAM 시장은 160억 달러로 성장할 전망으로 다양한 산업분야에 응용될 전망이다 (<그림 4>) [6].



<그림 4> MRAM 기술개발 동향 [5]



<그림 4> 응용분야에 따른 MRAM의 시장규모 [6]

나. 자기터널접합(Magnetic Tunnel Junction) 기술

현재 스핀소자 중 가장 각광을 받고 있는 것은 자기터널접합(Magnetic Tunnel Junction, MTJ)이다. 자기터널접합은 MRAM의 구동 셀 또는 자기저항 센서 등의 응용분야에 가능성을 갖고 있기 때문에 현재 상당한 관심을 받고 있다. 전형적인 자기터널접합은 강자성체로 구성된 고정층(Pinned Layer)과 자유층(Free Layer)을 가지며 중간에 터널배리어(Tunnel Barrier)로 사용되는 절연층에 의해 분리되어 있다.

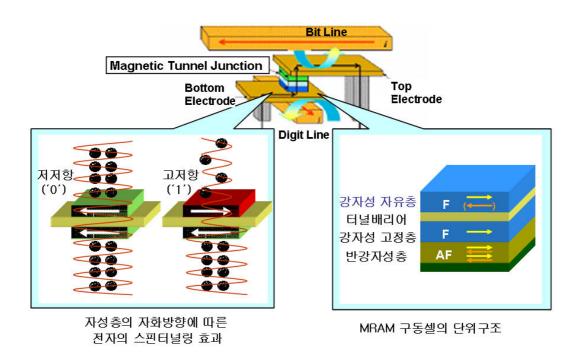
〈표 3〉은 자기터널접합을 근간으로 하는 기능별, 응용별 소자, 부품, 시스템 기술 분야를 보여주고 있다 [7, 8]. 즉, 자기터널접합은 정보통신산업, 자동화산업, 국방산업 및 바이오산업에 이르기까지 넓은 산업분야에 걸쳐 필요한 여러 소자, 부품, 시스템에 기능성을 제공하는 핵심기반기술이다. 이미소자단위에서 기술적으로 검증된 MRAM 및 자기기록센서 외에도, 최근 신개념이 제시된 능동형 논리회로 소자, 스핀공명터널소자 등은 부품 수준의기술개발이 이루어진다면 메모리 분야 못지않은 성장잠재성이 매우 크다고

판단된다. 또한 자기터널접합은 다른 소자에 비해 쉽게 높은 신호대잡음비 (SNR)를 얻을 수 있어 분자단위의 검지가 필요한 초고감도 바이오센서로 응용가능성이 있다.

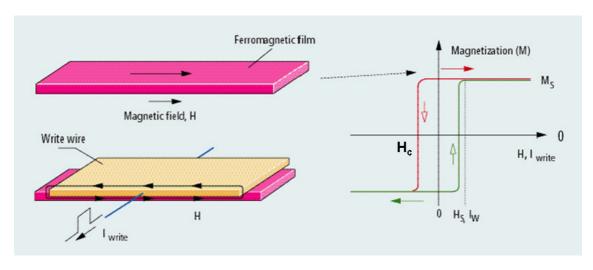
〈표 3〉 자기터널접합을 기반으로 하는 소자, 부품 및 시스템

1차 기능 (소재)	2차 기능 (소자)	3차 기능 (부품)	4차 기능 (제품/시스템)	5차 기능 (산업)
	비휘발성 MRAM	고성능 디지털 메모리	컴퓨터, 네트워크	정보저장 산업
		임베디드 칩	휴대폰, GPS, 단말기	정보저장 산업
		임베디드 칩	스마트카드, RFID	유비퀴터스 산업
		방사능 내성 메모리	미사일, 우주선	국방산업
자기터널접합		Microcontroller	자동화 센서, 로봇	자동화 산업
	논리소자	Chameleon Processor	신기능 정보처리 기기	정보처리 산업
	공명터널소자	스핀트랜지스터	신기능 정보처리 제품	정보처리 산업
	재생센서	자기기록 헤드	고기록밀도 HDD	정보저장 산업
	분자 검지소자	DNA/단백질 칩/센서	진단기기 시스템	바이오 산업

자기터널접합에서 스핀전자의 전도는 전자가 강자성층/배리어층/강자성층으로 이루어진 접합을 통과할 때, 두 강자성층의 자화배열에 따라 즉 평행, 반평행 상태에 따라 전도의 양상이 달라진다. <그림 5>에서와 같이 이러한 전도도의 차이는 자유층과 고정층으로 각각 사용되는 강자성층의 스핀분극도 (Spin Polarization)와 배리어물질을 통한 전자의 터널링효과에 의존한다. 평행, 반평행 상태에 따른 저항값의 변화를 터널자기저항비(Tunneling Magnetoresistance, TMR)라 부른다. 따라서 높은 스핀분극을 갖는 강자성 재료 및 터널배리어 개발은 MRAM의 재생성능(Reading Margin)을 높이는데 가장 중요한 핵심사항이다. 또한 MRAM의 상용화를 위해 관건이 되는기술적 해결과제는 나노미터크기를 갖는 자기터널접합의 스위칭문제이다. 여기서 스위칭은 자유층의 자화반전을 의미한다. 집적도가 Gb 급으로 갈수록 구동전류한계에 따라 특정 셀의 스위칭이 어려워지거나, 인접 셀에 의한 간섭문제가 발생한다. 스위칭은 강자성층의 용이한 자화반전이 관건이므로, 셀의 구조, 형상제어와 더불어 저 포화자화(Saturation Magnetization)를 갖는 재료발굴이 MRAM의 기록성능(Writing Margin)을 확보하는 핵심사항이다.



<그림 5> MRAM 구동셀인 자기터널접합의 구조



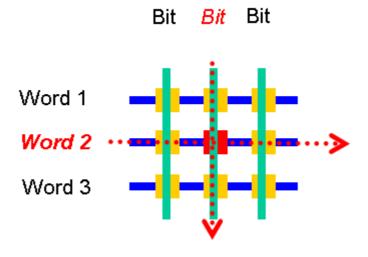
<그림 6> 인접한 도선에 발생한 자기장에 의한 자성층의 자화반전 $(M_s$ 는 포화자화이며 H_c 는 보자력임)

기존의 MRAM은 기록시 인접한 외부 도선에서 발생하는 자기장을 이용하여 자화반전을 하는 방식을 채택한다 (<그림 6>). 일정량 이상의 전류가 흘러 임계자기장을 넘으면 자성층의 자화방향이 반전하게 된다. 이러한 방식은 하나의 셀이 차지하는 면적이 증가하여. 구조적으로 고집적화에 걸림돌이 된다. 특히 자기터널접합 셀의 크기가 작아질수록 스위칭에 저항하는 힘인 보자력(Coercivity, H_c)이 커지게 되어 큰 전류가 도선에 흘러야한다. 또한 셀의 크기가 작아질수록 열적안정성을 잃어버리는 문제도 발생할 수 있다. 자화정보가 상온에서 열적으로 불안정해지는 이완(Relaxation) 시간 τ 은 다음과 같은 식으로 표현할 수 있다.

$$\tau = \exp(K_u V/k_B T)/f_0$$

여기서 K_u 는 자기이방성 상수, V는 자성체의 부피이며, k_B 는 Boltzmann 상수, T는 절대온도이며, f_0 는 약 10^9 Hz의 값을 가진다. 즉 자성에너지 (K_uV) 와 열요동에너지 (k_BT) 의 상대적인 비율이 클수록 기록된 정보가 오랜기간 동안 보존될 수 있다. 통상 그 비가 40이면 τ 는 7.5년 정도이며, 60이면 3.6×10^9 년이 된다. MRAM이 고집적화하면서 셀의 크기가 작아짐에 따라 셀의 부피가 작아지게 되고, 위의 식에서와 같이 τ 은 급격히 감소하게 된다. 자기이방성이 큰 물질을 사용함으로써 열적 안정성을 확보할 수 있으나, 동시에 보자력을 증가시키는 역할을 하기 때문에 스위칭이 어렵게 될 수도 있다.

한편 비트 선택도 문제는 셀의 크기가 작아질수록 제조공정상 셀을 균일하게 만들기가 어렵고, 셀 간의 거리가 가까워짐에 따라 특정 셀 뿐 아니라 인접한 셀도 자기장의 영향을 받게 되어 오류가 발생할 수 있다. 기존의 MRAM에서는 서로 수직한 두 개의 도선인 워드라인과 비트라인에 필요한만큼의 전류를 각각 인가하여 두 도선의 교차점에 있는 특정 셀 내 자유층의 자화방향을 선택적으로 반전함으로써 원하는 정보를 기록하고 있다 (Half Selecion 방식).



<그림 7> Half Selection 방식의 정보기록

전술한 바와 같이 도선에 전류를 흘리면 도선의 주위에 원형의 자기장이유도된다는 원리, 그리고 임계값 이상의 전류를 도선에 흘려 자성박막의 보자력보다 큰 자기장을 셀 근처에 형성할 때 도선에 흐르는 전류의 방향에따라 자성박막으로 이루어진 자유층의 자화방향을 결정할 수 있다는 원리를활용한 것이다. 이때, 두 개의 수직한 도선에 전류를 인가하는 이유는, 교차점에 있는 자성층의 자화방향을 스위칭하는 데 필요한 전류의 임계값이 하나의 도선에 전류를 흘려 스위칭하는데 필요한 임계값에 비하여 절반 정도로 작기 때문에 원하는 비트만을 선택적으로 스위칭할 수 있기 때문이다. 그러나 메모리가 고집적화 됨에 따라 셀과 셀 사이의 거리가 짧아지는데, 지금처럼 외부 도선으로부터 발생하는 자기장을 이용하는 한, 근본적으로 간섭(Cross-Talk) 현상을 피할 수 없다. 도선을 투자율이 높은 연자성 물질로감싸서 자기장을 주어진 셀에 국한시키거나, 토글(Toggle) 스위칭[8]이라는독특한 기록방식을 고안하여 MRAM의 고밀도화 가능성을 한층 높였으나, 근본적으로 문제를 해결한 것은 아니다.

최근 재생성능의 향상(출력신호의 증가)의 관점에서, 기존 터널배리어 재료인 AlOx를 MgO로 대체하여 터널자기저항비(TMR)를 40%에서 400% 이상으로 정도의 올릴 수 있다는 보고가 세계 여러 곳에서 발표되고 있으며, 외

부 자기장이 아닌 자기터널접합에 직접 전류를 주입하여 자화반전을 유도하는 스핀전달토크(Spin Transfer Torque, STT) 기록방식이 대두되어 많은 연구가 진행되고 있다. STT 기록방식은 별도의 외부 도선이 필요없어 고집 적화에 유리한 특징이 있다.

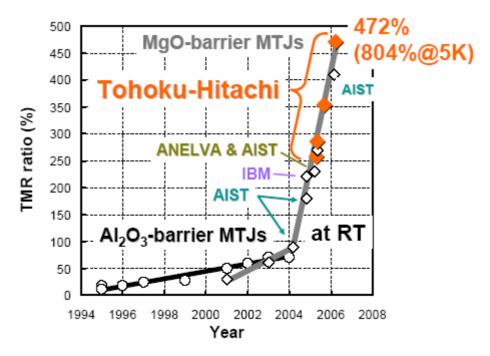
기술의 연구개발 동향 가. 국외 연구개발 동향

1995년 미국 MIT의 Moodera [9]와 일본 Tohoku 대의 Miyazaki [10]에 의해 자기터널접합에서 높은 자기저항비를 얻은 이후, 고집적 MRAM 구현이 가시화되었다. 미국은 지난 10년간 국방성 DARPA 주도로 MRAM 기초기술 개발을 수행하였고 현재는 기업 중심의 상용화를 진행 중이다. Honeywell은 이미 미사일제어 등 군수용으로 저용량 MRAM을 납품하고 있다. 민간부문에서 IBM은 2000년 ISSCC 학회에서 0.25 µm CMOS 기술을 적용하여 1 Kb 테스트 어레이를 발표하였고, 2004년 16 Mb 메모리 가능성을 검증하였다. Infineon에 기술을 이전하여 0.13 µm CMOS 기술을 적용하여 양산용 256 Mb MRAM을 개발하고 있다. Motorola에서 분사한 Freescale Semiconductors는 2004년 0.2 µm CMOS 기술을 적용한 임베디드 메모리 형태의 4 Mb MRAM 시제품을 출시한 이후, 2006년 0.18 µm CMOS 공정을 이용하여 35 ns의 액세스 시간을 갖는 4 Mb MRAM 상용화에성공하였다. 동사는 현재 배터리 백업과 같은 틈새시장에 진출하고 있으나,향후 자동차용 메모리 사장에 겨냥한 제품을 개발 중이다.

일본의 Toshiba-NEC 공동개발팀은 2004년 0.24 µm 자기터널접합기술로 제조된 1 Mb MRAM의 구현에 성공한 이래, 2006년 2월 0.13 µm 반도체 공정과 새로운 설계기술을 도입하여 16 Mb의 MRAM 기술을 발표하였다. 또한 Toshiba는 2006년 5월 IEEE Intermag 학회에서 64 Mbit MRAM 테스

트 결과를 발표하였다. Renesas Technology는 100 MHz에서 동작하는 고속의 1.2 V 시작품을 발표하였고, 2005년 미국 Grandis 사와 공동으로 STT 스위칭 현상을 이용한 65 nm 급 MRAM 기술을 제시하였다. 일본은 미국에 비해 뒤늦게 개발에 착수하였으나 반도체공정, 자성재료 분야에 풍부한 기반기술과 인적자원을 갖고 있어 매우 빠른 기술의 신장을 보이고 있다.

최근 MRAM 분야의 기술 환경변화를 살펴보면, 높은 재생마진 확보를 위 해 에피택셜(Epitaxial) 구조의 MgO 터널배리어를 사용하는 연구가 주류를 이루고 있다. 2001년 Butler에 의하여 이론적으로 1000%가 가능하다는 이 론이 발표되면서 [11], MgO 터널배리어를 사용한 자기터널접합 연구가 많 이 수행되었다. 2004년에 일본 AIST의 Yuasa가 MgO를 터널배리어로 사용 하여 20 K에서 250%, 상온에서 180%의 자기저항비를 획득하였으며 [12], 거의 동시에 미국 IBM의 Parkin도 MgO 터널배리어로 유사한 수준의 자기 저항비를 얻었다 [13]. 높은 자기저항비는 재생마진을 획기적으로 향상시켜 충분한 신호대잡음비를 확보할 수 있다. 그 후 지속적으로 세계 여러 연구그 룹에서 MgO 터널배리어와 비정질 CoFeB 자유층을 사용한 자기터널접합의 연구를 수행하고 있다. MgO 터널배리어 형성시 (002) 집합조직 형성과 계 면에서 정합적 터널링을 유지하고, 열처리과정에서 비정질 CoFeB의 (001) 집합조직 형성이 높은 자기저항값을 갖기 위한 조건으로 알려져 있다. 그러 나 수 nm 두께의 MgO를 증착하기 위해서는 초고진공 스퍼터링 장비가 있 어야 하며 까다로운 공정제어가 필요하다. 올해 Tohoku 대의 Ohno와 Hitachi는 공동연구를 통해 상온에서 472%, 5K에서 804%의 수준의 자기저 항비를 획득한 바 있다 [14]. 실제 Gb 급 고집적 MRAM의 실용화를 위해 서는 100% 이상의 자기저항비면 재생신호를 확보하는 데 충분한 수준이다.



<그림 7> 터널배리어 변화에 따른 자기저항비의 연도별 증가 양상 (Courtesy: H. Ohno, Tohoku University)

한편, 고집적화의 최대 걸림돌인 기록방식의 전환이 부각되었다. 1996년 IBM의 Slonczewski [15]와 Carnegie Mellon 대의 Berger [16]에 의해 이론적으로 제안하였고, 1999년 Cornell 대의 Buhrman [17]에 의해 실험적으로 입증된 스핀전달토크(Spin Transfer Torque, STT) 또는 전류유도 자화반전(Current Induced Magnetization Switching, CIMS)라는 새로운 물리현상에 기초한 전류주입형 자화방식의 연구가 최근 각광을 받고 있다. 〈그림 8〉은 기존의 MRAM 구조와 STT-MRAM 구조의 차이를 보여주고 있다. 그림에서 F는 반도체공정으로 최소의 셀을 제작할 수 있는 Feature Size를 말하는 데, F²가 작다는 의미는 고집적화에 유리하다는 것을 뜻한다. STT 구조에서는 자기저항은 수십 nm 크기의 자기터널접합에서 전류주입에따라 인접한 자성층이 평행 또는 반평행으로 정렬함에 따라 저항이 달라지는 현상이다. 또한 자화 방향이 전류에 영향을 준다. 이것은 작용, 반작용의원리와 유사한 것이다. 또한 외부에서 자기장을 발생하는 데 필요한 별도의도선이 필요없어 MRAM의 아키텍처가 단순해지므로 고집적에 유리한 구조

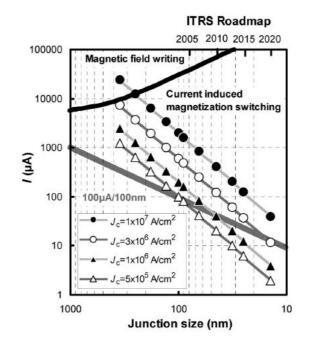
이다





<그림 8> 자기장 스위칭 방식의 MRAM과 스핀전달토크 스위칭 방식의 MRAM 비교

STT 방식은 외부 자기장에 의해 자기터널접합의 자화방향을 바꾸는 방식이 아니라 직접 전류를 주입하여 스위칭하는 방식이므로 소자크기가 작아질수록 요구되는 전류밀도가 적어져 (전력소모 감소) 고집적화에 유리하다는 특징이 있다 (<그림 9>).

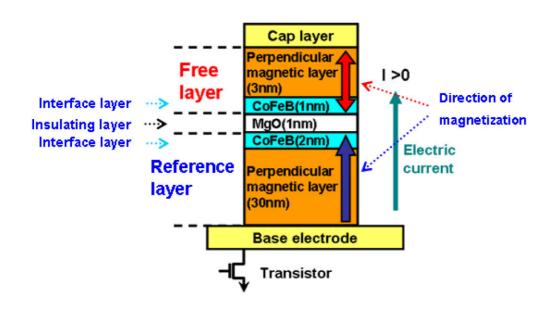


STT 자화반전시 임계전류밀도(J_c)의 감소가 가장 중요한 이슈이다. MRAM은 하나의 자기터널접합 셀과 하나의 트랜지스터로 구성이 되는데, 향후 90 nm 기술에 접근하기 위하여, 100 nm 게이트 넓이 당 100 µA를 공급하는 금속 산화 반도체 트랜지스터(CMOS)에 의해 작동하기 위해서 J_c는 10^6 A/cm² 보다 낮아야한다.

J.를 낮추기 위해서 현재 많은 연구가 진행되고 있는데 포화자화(Ms)가 낮고 스핀감쇄 상수가 작은 신재료의 개발, 자유층을 샌드위치 구조로 하여스핀축적(Spin Accumulation)을 증가하는 연구 및 수직자기이방성 (Perpendicular Magnetic Anisotropy) 재료를 자유층으로 사용하는 등의 방안이 있으나 큰 자기저항비를 동시에 확보하는 것이 충족되어야 하므로더 많은 연구가 필요한 상황이다. J.를 낮추면서 동시에 열적안정성을 확보하기 위하여 합성형 강자성층 구조인 SAF(Synthetic Antiferromagnet) 구조가 제안되었다 [18]. STT 자화방식의 연구에 있어서 2006년 Tohoku 대의 Ohno 는 MgO를 터널배리어로 사용한 자기터널접합을 전자빔 패터닝공정을 통한 미세가공으로 80×240 nm² 크기의 셀에서 2.5×10⁶ A/cm²의 전류를 인가하여 자화반전에 성공을 하였고 160%의 자기저항비를 획득하였다 [19].

2007년 Grandis의 Huai는 125×220 nm² 크기의 셀에서 2.2×10^6 A/cm²의 전류밀도와 155%의 자기저항비를 보고하였고, 스핀축적의 증가를 통해 STT 효율을 증가시키기 위하여, MgO 터널배리어가 이중으로 있는 자기터널접합을 고안하여 1.1×10^6 A/cm² 라는 현재까지 발표된 가장 낮은 임계전류밀도를 구현한 바 있다 [20]. 2007년 11월 미국 Florida 주 Tampa 시에서 개최된 MMM 학회에서 일본 Toshiba는 수직자기이방성을 갖는 TbCoFe 물질을 자성체로 사용한 자기터널접합을 직경 130 nm 크기의 구형으로 패터닝하여 STT 실험결과를 발표하였고 J_c 는 3×10^6 A/cm² 이었다

[21]. 임계전류밀도의 저감과 더불어 실제 MRAM 구동시 걸리는 바이어스 전압에 대한 내성 (자기저항비의 유지) 및 파괴전압(Breakdown Voltage)의 증가가 동시에 구현되어야 비로소 상용화가 가능하다.



<그림 10> Toshiba 사의 수직자기이방성 자기터널접합 구조 [21]

일본의 경우 정부지원으로 추진한 NEXT 프로그램에 이어 2006년 6월 시작한 New Energy and Industrial Technology Development Organization (NEDO) 주관으로 MRAM 개발 프로젝트를 수행하고 있다. AIST, Toshiba, NEC, Fujitsu, Tohoku 대, Osaka 대, Kyoto 대, 신기능소 자연구개발협회 등이 참여하고 있는 이 연구과제는 2011년까지 매년 6억엔의 연구비를 투자하고 있다. Tohoku 대의 Ohno 교수 연구팀은 Hitachi와의 공동연구를 통하여 2007년 1월, 2 Mb STT-MRAM 시작품 제작에 성공하였다. 2006년 Sony에서 개발한 8 Kb 급 STT-MRAM에 비하여 진보한 것이지만 아직 메모리 특성의 통계치를 파악할 수 있을 만한 수준은 아니다. 2007년 8월 IBM은 일본 TDK와 STT-MRAM 파트너쉽을 체결하였다. TDK는 HDD 헤드분야에서 시장점유율이 가장 높은 회사이다. 동사는 2007

년 10월 CEATEC Japan 2007에서 4 Mb MRAM을 발표한 바 있다. 중국 과학원은 물리학부의 Han 교수 연구팀이 독특한 구조를 갖는 Nano-Ring 타입의 MRAM 프로토타입을 개발했다고 발표하였다.

나. 국내 연구개발 동향

삼성전자는 2004년 Intermag 학회에서 셀면적을 8F²로 획기적으로 줄일 수 있는 On-Axis 아키텍쳐를 제시한 바 있다. 그밖에 2006년 동학회에서 Digit Line이 필요 없는 저전력 스위칭 방식인 Local Field 스위칭을 이용한 MRAM을 발표한 바 있다. 동사는 STT-MRAM 개발을 위해 자기터널접합 셀 패터닝을 비롯한 공정개발을 추진중이다. 하이닉스도 STT-MRAM에 대 한 관심을 갖고 연구개발을 추진중에 있다. 한국과학기술원은 터널자기접합 의 자기저항비가 온도에 따라 감소하는 현상을 Kondo 효과로 설명하였다 [22]. 본 저자의 연구팀은 자기터널접합의 임계스위칭 자기장을 감소하기 위해 지난 수년간 비정질 강자성체를 자유층으로 이용한 자기터널접합의 스 위칭 특성을 실험하였다. 신물질인 NiFeSiB를 최초로 도입한 결과 스위칭 자기장을 최대 5배 정도 줄이는데 효과적이었으며, 향후 고집적화에 유리한 물질이다 [23]. 또한 실제 MRAM이 소자로서 작동하게 될 때, 0.4 V 정도의 전압이 단일 셀에 인가되는데, 저기저항비가 감소하게 된다. 이를 해결하기 위하여 NiFeSiB 비정질층과 이중 터널배리어 구조를 도입하여, 인가전압 $V_{1/2}$ (자기저항이 절반으로 감소하는 전압) = 1.1 V 및 파괴전압 2.0 V 라는 우수한 결과를 획득하였다 [24]. 이밖에 고려대에서는 STT 이론과 시뮬레이 션 연구를 진행중이며, 한국과학기술원과 광주과학기술원에서는 자기터널접합 제조, 인하대에서는 자기터널접합의 패터닝 실험, 이화여대에서는 MRAM 회 로설계 연구를 수행중에 있다.

3. 국내외 기술 수준 비교

MRAM 기술은 다른 메모리기술에 비해 기본구조와 원리가 널리 알려져 있어 세계적으로 비교적 많은 회사와 연구기관이 관심을 갖고 연구개발을 수행 중에 있다. 기초기술은 미국에서 발전하였으나, 자성재료에 대한 축적된 인력기반과 지식을 갖춘 일본이 최근 MgO 터널배리어와 STT-MRAM 구현에 앞서기 시작하고 있다. 특히 일본의 Anelva사는 자기터널접합용 초고진공 스퍼터링 장비에서 비교우위에 서 있으며 당분간 지속될 전망이다.

2006년 미국 Freescale사에서 시스템 및 장비용 배터리 백업용 SRAM을 대체를 목표로 4 Mb급 MRAM을 본격 출하하고 있다. 48 pin을 갖는 기존의 SRAM 대신에 그대로 사용할 수 있으며, 개당 25달러(기존의 것은 약50달러)로 경쟁력을 갖추고 있다. 동사는 나름대로의 비즈니스 모델을 갖고 꾸준히 시장을 개척하고 있다. STT-MRAM의 핵심기술을 갖고 있는 Grandis사는 지적재산권(IP)을 주로 확보하여 대형 반도체회사에 기술이전을 통한 사업화를 추구하고 있다. 일본의 Renesas사와의 파트너쉽이 그 예이다. 일본은 최근 Toshiba사를 비롯하여 AIST 연구소, Tohoku 대 등에서 STT-MRAM 연구개발을 선도하고 있다. 일본의 대학이나 연구소가 기술을 선도할 수 있는 이유는 연구비 규모가 대형화되어 고가장비를 구축할 수 있고 안정적인 연구기반이 마련되었기 때문이라 판단한다.

국내에서도 21세기 프런티어 사업의 일환으로 테라급나노소자개발사업단의 과제에 참여하는 삼성종합기술원, 한국과학기술연구원을 중심으로 여러대학의 연구자들이 참여하여 Gb급 STT-MRAM 기술개발에 힘을 쏟고 있다. 그러나 초고진공장비가 필요한 MgO 터널배리어의 등장과 나노패터닝이필수적인 STT 터널접합이 등장한 이후, 미국, 일본과의 경쟁에서 밀리고 있는 형국이다. 우리나라는 메모리 강국인데 반해 상대적으로 차세대 MRAM분야에서 미국, 일본에 비해 기술과 인력이 열세이며, 관심도가 낮은 편이다. 그러나 산학연이 고가장비의 공동활용, 역할의 분담, 자원의 집중화를 통해차멸화된 핵심기술을 확보한다면 축적된 공정기술을 바탕으로 역전의 발판

을 삼을 수 있는 가능성은 충분하다고 본다.

제 4 장 결 론

MRAM에 관한 연구개발은 그 중요성에 비해 미국, 일본 등의 선진국에서 도 최근에서야 실용화 단계에 진입하여 기술을 도입할 수 없는 실정이다. 따라서 핵심기술의 확보는 국내의 차세대 비휘발성 MRAM 메모리 산업의 발전을 도모할 수 있을 뿐 아니라 막대한 시장을 선점할 수 있어 그 파급효과는 지대할 것이다. MRAM은 기술적으로 해결해야하는 문제점들이 있지만그 고유한 장점으로 인하여 엄청난 잠재력을 가지고 있는 메모리임은 분명하다. 그러므로 정부와 민간 차원에서 과감한 투자로 핵심기술 확보가 필요하다.

참고문헌

- [1] 'The Nobel Prize in Physics 2007', The Royal Swedish Academy of Sciences (www.kva.se).
- [2] Gartner Dataquest (2007).
- [3] Databeans (2007).
- [4] G. Grynkewich *et al.*, 'Nonvolatile Magnetoresistive Random-Access Memory Based on Magnetic Tunnel Junctions', MRS Bulletin, Nov. 818 (2004).
- [5] S. Ikeda *et al.*, Magnetic Tunnel Junctions for Spinronic Memories and Beyond', IEEE Transactions on Electron Devices, 54, 991 (2007)
- [6] 'Magnetic Memory: An analysis and forecast of the market for MRAM', NanoMarket, January (2005).
- [7] 전병선, 김영근, '자기터널접합을 활용한 고집적 MRAM 소자 기술', 한국자 기학회지, 16, 186 (2006); 김영근, '고집적 MRAM 기술', 전기전자재료, 20, 3 (2007). 본 보고서의 기술동향 관련 분석내용의 일부는 한국자기학 회와 한국전기전자재료학회의 승인을 얻어 발췌하여 사용하였음.
- [8] L. Savtcheko et al., U.S. Patent 6,545,906 (2003).
- [9] J. S. Moodera *et al.*, 'Large magnetoresistance at room-temperature in ferromagnetic thin-film tunnel junctions,' Phys. Rev. Lett. 74, 3273 (1995).
- [10] T. Miyazaki and N. Tezuka, 'Giant magnetic tunneling effect in Fe/Al₂O₃/Fe junction,' J. Magn. Magn. Mater. 139, L231 (1995).
- [11] W. H. Butler *et al.*, 'Spin-dependent tunneling conductance of Fe/MgO/Fe sandwiches', Phys. Rev. B. 63, 054416 (2001).
- [12] S. Yuasa et al., 'Giant room-temperature magnetoresistance in

- single-crystal Fe/MgO/Fe magnetic tunnel junctions', Nature Materials 3, 868 (2004).
- [13] S. S. P. Parkin *et al.*, 'Giant tunnelling magnetoresistance at room temperature with MgO (100) tunnel barriers', Nature Materials 3, 862 (2004).
- [14] Y. M. Lee *et al.*, 'Effect of electrode composition on the tunnel magnetoresistance of pseudo-spin-valve magnetic tunnel junction with a MgO tunnel barrier', Appl. Phys. Lett. 90, 212507 (2007).
- [15] J. C. Slonczewski *et al.*, 'Current-driven excitation of magnetic multilayers', J. Magn. Magn. Mater. 159, L1 (1996).
- [16] L. Berger, 'Emission of spin waves by a magnetic multilayer traversed by a current,' Phys. Rev. B 54, 9353 (1996).
- [17] E. B. Myers *et al.*, 'Current-Induced Switching of Domains in Magnetic Multilayer Devices', Science, 285, 867 (1999).
- [18] T. Ochiai *et al.*, 'Distinctive current induced magnetization switching in a current perpendicular to plane giant magnetoresistance nanopillar with a synthetic antiferromagnet free layer', Appl. Phys. Lett. 86, 242506 (2005).
- [19] J. Hayakawa *et al.*, 'Current-Induced Magnetization Switching in MgO Barrier Based Magnetic Tunnel Junctions with CoFeB/Ru/CoFeB Synthetic Ferrimagnetic Free Layer', Jpn. J. Appl. Phys., 45, L1057 (2006).
- [20] Z. Diao *et al.*, 'Spin transfer switching in dual MgO magnetic tunnel junctions', Appl. Phys. Lett. 90, 132508 (2007).
- [21] M. Nakayama *et al.*, 'Spin transfer switching in TbCoFe/CoFeB/MgO/CoFeB/TbCoFe magnetoresistive tunneling junctions with perpendicular magnetic anisotropy', The 52nd Annual Conference on Magnetism and Magnetic Materials, BB-09,

- Nov. 5~9, Tampa, Florida (2007).
- [22] K. I. Lee *et al.*, 'Kondo Effect in Magnetic Tunnel Junctions', Phys. Rev. Lett. 98, 107202 (2007).
- [23] B. S. Chun *et al.*, 'Magnetization switching and tunneling magnetoresistance effects of synthetic antiferromagnet free layers consisting of amorphous NiFeSiB', Appl. Phys. Lett. 87, 082508-1 (2005).
- [24] Y. S. Kim *et al.*, 'Bias voltage dependence of magnetic of tunnel junctions comprising double barriers and CoFe/NiFeSiB/CoFe free layer', IEEE Trans. Magn. 42, 2649 (2006).